

**This Page Is Inserted by IFW Operations
and is not a part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

2. Japanese Unexamined Patent Application Publication No.
2002-203392:

Abstract:

PROBLEM TO BE SOLVED: To provide a phase change memory storing multi-value information and being easy for write-in and read-out.

SOLUTION: A memory 11 is provided with a first recording layer 3 and a second recording layer 5 for recording information by causing reversible phase change between a crystal phase and an amorphous phase caused by rise of temperature owing to applying a current pulse. The relation between crystallizing temperature T_{x1} of the first recording layer 3 and crystallizing temperature T_{x2} of the second recording layer 5 is $T_{x1} < T_{x2}$, and the relation between crystallizing time t_{x1} of the first recording layer 3 and crystallizing time t_{x2} of the second recording layer 5 is $t_{x1} < t_{x2}$. If a resistance value when the first recording layer 3 is an amorphous material phase is assumed to R_{a1} , a resistance value when the first recording layer 3 is a crystal phase is assumed to R_{c1} , a resistance value when the second recording layer 5 is an amorphous material phase is assumed to R_{a2} , and a resistance value when the second recording layer 5 is a crystal phase is assumed to R_{c2} , $R_{a1} + R_{a2}$, $R_{a1} + R_{c2}$, $R_{a2} + R_{c1}$, $R_{c1} + R_{c2}$ are different one another.

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-203392

(P2002-203392A)

(43)公開日 平成14年7月19日(2002.7.19)

(51)Int.Cl.⁷
G11C 13/02

識別記号

F I
G11C 13/02

データベース(参考)

審査請求 未請求 請求項の数36 O L (全 22 頁)

(21)出願番号 特願2001-324150(P2001-324150)

(22)出願日 平成13年10月22日(2001.10.22)

(31)優先権主張番号 特願2000-328555(P2000-328555)

(32)優先日 平成12年10月27日(2000.10.27)

(33)優先権主張国 日本(JP)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 西原 孝史

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 児島 理恵

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 山田 昇

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74)代理人 100078282

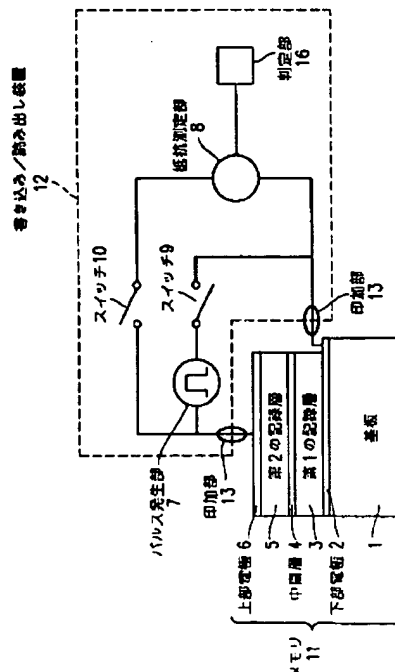
弁理士 山本 秀策

(54)【発明の名称】 メモリ、書き込み装置、読み出し装置およびその方法

(57)【要約】

【課題】 多値の情報を記憶し、書き込みおよび読み出しの容易な相変化メモリを提供すること。

【解決手段】 メモリ11は、電流パルスの印加による温度上昇に起因して結晶相と非晶質相との間で可逆的な相変化を起こすことにより情報を記録する第1の記録層3と、第2の記録層5とを備える。第1の記録層3の結晶化温度 T_{x1} と第2の記録層5の結晶化温度 T_{x2} との関係が、 $T_{x1} < T_{x2}$ であり、第1の記録層3の結晶化時間 t_{x1} と第2の記録層5の結晶化時間 t_{x2} との関係が、 $t_{x1} > t_{x2}$ であり、第1の記録層3が非晶質相の場合の抵抗値を R_{a1} 、第1の記録層3が結晶相の場合の抵抗値を R_{c1} 、第2の記録層5が非晶質相の場合の抵抗値を R_{a2} 、第2の記録層5が結晶相の場合の抵抗値を R_{c2} とすると、 $R_{a1} + R_{a2}$ 、 $R_{a1} + R_{c2}$ 、 $R_{c2} + R_{c1}$ 、 $R_{c1} + R_{a2}$ が互いに異なる。



【特許請求の範囲】

【請求項1】 電流パルスの印加による温度上昇に起因して結晶相と非晶質相との間で可逆的な相変化を起こすことにより情報を記録する第1の記録層と、

電流パルスの印加による温度上昇に起因して結晶相と非晶質相との間で可逆的な相変化を起こすことにより情報を記録する第2の記録層とを備えるメモリであって、

前記第1の記録層の結晶化温度 T_{s1} と前記第2の記録層の結晶化温度 T_{s2} との関係が、 $T_{s1} < T_{s2}$ であり、

前記第1の記録層の結晶化時間 t_{s1} と前記第2の記録層の結晶化時間 t_{s2} との関係が、 $t_{s1} > t_{s2}$ であり、

前記第1の記録層が非晶質相の場合の抵抗値を R_{c1} 、前記第1の記録層が結晶相の場合の抵抗値を R_{c2} 、前記第2の記録層が非晶質相の場合の抵抗値を R_{a2} 、前記第2の記録層が結晶相の場合の抵抗値を R_{a1} とすると、 $R_{s1} + R_{s2}$ 、 $R_{s1} + R_{c2}$ 、 $R_{a2} + R_{c1}$ 、 $R_{c1} + R_{c2}$ が互いに異なる、メモリ。

【請求項2】 前記第1の記録層の融点 T_{m1} は、関係 $400 \leq T_{m1} (^{\circ}\text{C}) \leq 800$ を満たす、請求項1に記載のメモリ。

【請求項3】 前記第2の記録層の融点 T_{m2} は、関係 $300 \leq T_{m2} (^{\circ}\text{C}) \leq 700$ を満たす、請求項1に記載のメモリ。

【請求項4】 前記第1の記録層の結晶化温度 T_{s1} は、関係 $130 \leq T_{s1} (^{\circ}\text{C}) \leq 230$ を満たす、請求項1に記載のメモリ。

【請求項5】 前記第2の記録層の結晶化温度 T_{s2} は、関係 $160 \leq T_{s2} (^{\circ}\text{C}) \leq 260$ を満たす、請求項1に記載のメモリ。

【請求項6】 前記第1の記録層の結晶化時間 t_{s1} は、関係 $5 \leq t_{s1} (\text{ns}) \leq 200$ を満たす、請求項1に記載のメモリ。

【請求項7】 前記第2の記録層の結晶化時間 t_{s2} は、関係 $2 \leq t_{s2} (\text{ns}) \leq 150$ を満たす、請求項1に記載のメモリ。

【請求項8】 前記第1の記録層は、Ge、Sb、およびTeの3つの元素を含み、前記第2の記録層が、(Sb-Te)-M1を含み、ここでM1はAg、In、Ge、Sn、Se、Bi、Au、およびMnからなる群から少なくとも1つ選択される、請求項1に記載のメモリ。

【請求項9】 前記第1の記録層は基板上に堆積され、前記第2の記録層上に上部電極が堆積される、請求項1に記載のメモリ。

【請求項10】 前記基板と前記第1の記録層との間に下部電極が堆積される、請求項9に記載のメモリ。

【請求項11】 前記第1の記録層と前記第2の記録層との間に中間層が堆積される、請求項1に記載のメモリ。

【請求項12】 前記第1の記録層が非晶質相の場合の

比抵抗 r_{s1} は、 $1.0 \leq r_{s1} (\Omega \cdot \text{cm}) \leq 1 \times 10^7$ である、請求項1に記載のメモリ。

【請求項13】 前記第2の記録層が非晶質相の場合の比抵抗 r_{s2} は、 $2.0 \leq r_{s2} (\Omega \cdot \text{cm}) \leq 2 \times 10^7$ である、請求項1に記載のメモリ。

【請求項14】 前記第1の記録層が結晶相の場合の比抵抗 r_{c1} は、 $1 \times 10^{-3} \leq r_{c1} (\Omega \cdot \text{cm}) \leq 1.0$ である、請求項1に記載のメモリ。

【請求項15】 前記第2の記録層が結晶相の場合の比抵抗 r_{c2} は、 $1 \times 10^{-3} \leq r_{c2} (\Omega \cdot \text{cm}) \leq 1.0$ である、請求項1に記載のメモリ。

【請求項16】 メモリに情報を書き込む書き込み装置であって、

前記メモリは、

電流パルスの印加による温度上昇に起因して結晶相と非晶質相との間で可逆的な相変化を起こすことにより情報を記録する第1の記録層と、

電流パルスの印加による温度上昇に起因して結晶相と非晶質相との間で可逆的な相変化を起こすことにより情報を記録する第2の記録層とを備えるメモリであって、

前記第1の記録層の結晶化温度 T_{s1} と前記第2の記録層の結晶化温度 T_{s2} との関係が、 $T_{s1} < T_{s2}$ であり、

前記第1の記録層の結晶化時間 t_{s1} と前記第2の記録層の結晶化時間 t_{s2} との関係が、 $t_{s1} > t_{s2}$ であり、

前記第1の記録層が非晶質相の場合の抵抗値を R_{c1} 、前記第1の記録層が結晶相の場合の抵抗値を R_{c2} 、前記第2の記録層が非晶質相の場合の抵抗値を R_{a2} 、前記第2の記録層が結晶相の場合の抵抗値を R_{a1} とすると、 $R_{s1} + R_{s2}$ 、 $R_{s1} + R_{c2}$ 、 $R_{a2} + R_{c1}$ 、 $R_{c1} + R_{c2}$ が互いに異なり、

前記書き込み装置は、

少なくとも第1～第3の電流パルスを発生させるパルス発生部と、

前記少なくとも第1～第3の電流パルスを前記第1の記録層および前記第2の記録層に印加する印加部とを備え、前記パルス発生部は、

前記第1の記録層を非結晶相から結晶相に相変化させ、前記第2の記録層の相状態を維持する場合には、 $T_{s1} \leq T < T_{s2}$ なる温度 T および $t_{s1} \leq t$ なる時間 t に相当する前記第1の電流パルスを発生し、

前記第1の記録層の相状態を維持し、前記第2の記録層を非晶質相から結晶相に相変化させる場合には、 $T_{s2} \leq T$ なる温度 T および $t_{s2} \leq t < t_{s1}$ なる時間 t に相当する前記第2の電流パルスを発生し、

前記第1の記録層および前記第2の記録層を結晶相から非晶質相に相変化させる場合には、前記第1および第2の記録層の融点のうち低くない方の融点以上の温度に相当する前記第3の電流パルスを発生する、書き込み装置。

【請求項17】 前記第1の電流パルスの振幅 I_{c1} およ

びパルス幅 t_{c1} は、それぞれ $0.02 \leq I_{c1} \text{ (mA)} \leq 10$ および $5 \leq t_{c1} \text{ (ns)} \leq 200$ である。請求項16に記載の書き込み装置。

【請求項18】 前記第2の電流パルスの振幅 I_{c2} およびパルス幅 t_{c2} は、それぞれ $0.05 \leq I_{c2} \text{ (mA)} \leq 20$ および $2 \leq t_{c2} \text{ (ns)} \leq 150$ である。請求項16に記載の書き込み装置。

【請求項19】 前記第3の電流パルスの振幅 I_{c3} およびパルス幅 t_{c3} は、それぞれ $0.1 \leq I_{c3} \text{ (mA)} \leq 200$ および $1 \leq t_{c3} \text{ (ns)} \leq 100$ である。請求項16に記載の書き込み装置。

【請求項20】 前記パルス発生部は、前記第1の記録層および前記第2の記録層を非晶質相から結晶相に相変化させる場合に、 $T_{s2} \leq T$ なる温度 T および $t_{s1} \leq t$ なる時間 t に相当する第4の電流パルスを発生する。請求項16に記載の書き込み装置。

【請求項21】 前記第4の電流パルスの振幅 I_{c4} およびパルス幅 t_{c4} は、それぞれ $0.05 \leq I_{c4} \text{ (mA)} \leq 20$ および $5 \leq t_{c4} \text{ (ns)} \leq 200$ である。請求項20に記載の書き込み装置。

【請求項22】 前記パルス発生部は、前記第1の記録層の融点 T_{s1} と前記第2の記録層の融点 T_{s2} との関係が $T_{s1} \neq T_{s2}$ であり、前記融点 T_{s1} または T_{s2} のうちの低い方の融点を有する記録層を結晶相から非晶質相に相変化させ、前記融点 T_{s1} または T_{s2} のうちの高い方の融点を有する記録層を結晶相に維持する場合に、前記低い方の融点以上かつ前記高い方の融点未満の温度に相当する第5の電流パルスを発生する。請求項16に記載の書き込み装置。

【請求項23】 前記第5の電流パルスの振幅 I_{c5} およびパルス幅 t_{c5} が、それぞれ $0.05 \leq I_{c5} \text{ (mA)} \leq 160$ および $1 \leq t_{c5} \text{ (ns)} \leq 100$ である。請求項22に記載の書き込み装置。

【請求項24】 メモリに書き込まれた情報を読み出す読み出し装置であって、

前記メモリは、電流パルスの印加による温度上昇に起因して結晶相と非晶質相との間で可逆的な相変化を起こすことにより情報を記録する第1の記録層と、

電流パルスの印加による温度上昇に起因して結晶相と非晶質相との間で可逆的な相変化を起こすことにより情報を記録する第2の記録層とを備えるメモリであって、

前記第1の記録層の結晶化温度 T_{s1} と前記第2の記録層の結晶化温度 T_{s2} との関係が、 $T_{s1} < T_{s2}$ であり、

前記第1の記録層の結晶化時間 t_{s1} と前記第2の記録層の結晶化時間 t_{s2} との関係が、 $t_{s1} > t_{s2}$ であり、

前記第1の記録層が非晶質相の場合の抵抗値を R_{c1} 、前記第1の記録層が結晶相の場合の抵抗値を R_{c1} 、前記第2の記録層が非晶質相の場合の抵抗値を R_{c2} 、前記第2の記録層が結晶相の場合の抵抗値を R_{c2} とすると、 R_{c1}

と R_{c2} 、 $R_{c1} + R_{c2}$ 、 $R_{c2} + R_{c1}$ 、 $R_{c1} - R_{c2}$ が互いに異なり、

前記読み出し装置は、

電流パルスを前記第1および第2の記録層に印加する印加部と、

前記第1および第2の記録層の抵抗の和を測定する抵抗測定器と、

前記抵抗の和が前記4つの異なる抵抗の和のいずれに一致するかを判定する判定部とを備える、読み出し装置。

【請求項25】 前記電流パルスは、前記第1および第2の記録層の相変化を生じない大きさの振幅 I_c を有する。請求項24に記載の読み出し装置。

【請求項26】 前記電流パルスの振幅 I_c は、 $I_c \text{ (mA)} \leq 0.02$ である。請求項25に記載の読み出し装置。

【請求項27】 電流パルスの印加による温度上昇に起因して結晶相と非晶質相との間で可逆的な相変化を起こすことにより情報を記録する N 個の記録層($N > 2$ 、 N は自然数)を備えるメモリであって、

第 m の記録層の結晶化温度を T_{sm} ($1 \leq m \leq N$)とすると、前記 N 個の記録層のそれぞれの結晶化温度は、関係 $T_{s1} < T_{s2} < \dots < T_{s,m-1} < T_{sm} < T_{s,m+1} < \dots < T_{sN}$ を満たし、

前記第 m の記録層の結晶化時間を t_{sm} とすると、前記 N 個の記録層のそれぞれの結晶化時間は、関係 $t_{s1} > t_{s2} > \dots > t_{s,m-1} > t_{sm} > t_{s,m+1} > \dots > t_{sN}$ を満たし、

前記 N 個の記録層の各記録層が非晶質相の場合の抵抗値、および前記 N 個の記録層の各記録層が結晶相の場合の抵抗値がすべて異なり、前記 N 個の記録層の抵抗の和は、 2^N 個の異なる値をとる、メモリ。

【請求項28】 メモリに情報を書き込む書き込み装置であって、

前記メモリは、

電流パルスの印加による温度上昇に起因して結晶相と非晶質相との間で可逆的な相変化を起こすことにより情報を記録する N 個の記録層($N > 2$ 、 N は自然数)を備えるメモリであって、

第 m の記録層の結晶化温度を T_{sm} ($1 \leq m \leq N$)とすると、前記 N 個の記録層のそれぞれの結晶化温度は、関係 $T_{s1} < T_{s2} < \dots < T_{s,m-1} < T_{sm} < T_{s,m+1} < \dots < T_{sN}$ を満たし、

前記第 m の記録層の結晶化時間を t_{sm} とすると、前記 N 個の記録層のそれぞれの結晶化時間は、関係 $t_{s1} > t_{s2} > \dots > t_{s,m-1} > t_{sm} > t_{s,m+1} > \dots > t_{sN}$ を満たし、

前記 N 個の記録層の各記録層が非晶質相の場合の抵抗値、および前記 N 個の記録層の各記録層が結晶相の場合の抵抗値がすべて異なり、前記 N 個の記録層の抵抗の和は、 2^N 個の異なる値をとり、

前記書き込み装置は、

少なくとも N 個の結晶化電流パルスおよび非晶質化電流

パルスを発生させるパルス発生部と、

前記少なくともN個の結晶化電流パルスおよび非晶質化電流パルスを前記N個の記録層に印加する、印加部とを備え、前記パルス発生部は、

前記第mの記録層のみを非晶質相から結晶相に相変化させ、前記第mの記録層を除く記録層の相状態を維持する場合には、 $T_{x,m} \leq T_x < T_{x,(m+1)}$ なる温度 T_x および $t_{x,m} \leq t_x < t_{x,(m+1)}$ なる時間 t_x に相当する結晶化電流パルスを発生し、

前記N個の記録層すべてを結晶相から非晶質相に相変化させる場合には、前記N個の記録層の融点のうちもっとも高い融点以上の温度に相当する前記非晶質化電流パルスを発生する、書き込み装置。

【請求項29】 前記パルス発生部は、前記N個の記録層すべてを非晶質相から結晶相に相変化させる場合に、 $T_{x,m} \leq T_x$ なる温度 T_x および $t_{x,m} \leq t_x$ なる時間 t_x に相当する電流パルスを発生する、請求項28に記載の書き込み装置。

【請求項30】 前記パルス発生部は、前記N個の記録層のうち第mの記録層から第(m+n-1)の記録層を非晶質相から結晶相に相変化させる場合に、 $T_{x,(m+n-1)} \leq T_x < T_{x,(m+n)}$ なる温度 T_x および $t_{x,m} \leq t_x < t_{x,(m+n)}$ なる時間 t_x に相当する電流パルスを発生する、請求項28に記載の書き込み装置。

【請求項31】 前記パルス発生部は、前記N個の記録層のうち少なくとも1つの記録層のそれぞれが温度 T_x 以下の融点を有し、前記N個の記録層の前記少なくとも1つの記録層を除く記録層のそれぞれが温度 T_x よりも高い融点を有し、前記少なくとも1つの記録層のそれぞれを結晶相から非晶質相に相変化させ、前記少なくとも1つの記録層のそれぞれを除く記録層を結晶相に維持する場合には、前記温度 T_x に相当する電流パルスを発生する、請求項28に記載の書き込み装置。

【請求項32】 メモリに書き込まれた情報を読み出す読み出し装置であって、

前記メモリは、

電流パルスの印加による温度上昇に起因して結晶相と非晶質相との間で可逆的な相変化を起こすことにより情報を記録するN個の記録層(N>2、Nは自然数)を備えるメモリであって、

第mの記録層の結晶化温度を $T_{x,m}$ ($1 \leq m \leq N$)とすると、前記N個の記録層のそれぞれの結晶化温度は、関係 $T_{x,1} < T_{x,2} < \dots < T_{x,(m-1)} < T_{x,m} < T_{x,(m+1)} < \dots < T_{x,N}$ を満たし、

前記第mの記録層の結晶化時間を $t_{x,m}$ とすると、前記N個の記録層のそれぞれの結晶化時間は、関係 $t_{x,1} > t_{x,2} > \dots > t_{x,(m-1)} > t_{x,m} > t_{x,(m+1)} > \dots > t_{x,N}$ を満たし、

前記N個の記録層の各記録層が非晶質相の場合の抵抗値、および前記N個の記録層の各記録層が結晶相の場合の抵抗値がすべて異なり、前記N個の記録層の抵抗の和

は、2^N個の異なる値をとり、

前記読み出し装置は、

電流パルスを前記N個の記録層に印加する印加部と、

前記N個の記録層の抵抗の和を測定する抵抗測定器と、

前記抵抗の和が前記2^N個の異なる抵抗の和のいずれに一致するかを判定する、判定部とを備える、読み出し装置。

【請求項33】 メモリに情報を書き込む書き込み方法であって、

前記メモリは、

電流パルスの印加による温度上昇に起因して結晶相と非晶質相との間で可逆的な相変化を起こすことにより情報を記録する第1の記録層と、

電流パルスの印加による温度上昇に起因して結晶相と非晶質相との間で可逆的な相変化を起こすことにより情報を記録する第2の記録層とを備えるメモリであって、

前記第1の記録層の結晶化温度 $T_{x,1}$ と前記第2の記録層の結晶化温度 $T_{x,2}$ との関係が、 $T_{x,1} < T_{x,2}$ であり、

前記第1の記録層の結晶化時間 $t_{x,1}$ と前記第2の記録層の結晶化時間 $t_{x,2}$ との関係が、 $t_{x,1} > t_{x,2}$ であり、

前記第1の記録層が非晶質相の場合の抵抗値を $R_{c,1}$ 、前記第1の記録層が結晶相の場合の抵抗値を $R_{c,1}$ 、前記第2の記録層が非晶質相の場合の抵抗値を $R_{c,2}$ 、前記第2の記録層が結晶相の場合の抵抗値を $R_{c,2}$ とすると、 $R_{c,1} + R_{c,2}$ 、 $R_{c,1} + R_{c,2}$ 、 $R_{c,2} + R_{c,1}$ 、 $R_{c,1} + R_{c,1}$ が互いに異なり、

前記書き込み方法は、

少なくとも第1～第3の電流パルスを発生させる工程と、

前記少なくとも第1～第3の電流パルスを前記第1の記録層および前記第2の記録層に印加する工程とを包含し、前記発生させる工程は、

前記第1の記録層を非結晶相から結晶相に相変化させ、前記第2の記録層の相状態を維持する場合には、 $T_{x,1} \leq T < T_{x,2}$ なる温度 T および $t_{x,1} \leq t < t_{x,2}$ なる時間 t に相当する前記第1の電流パルスを発生し、

前記第1の記録層の相状態を維持し、前記第2の記録層を非晶質相から結晶相に相変化させる場合には、 $T_{x,2} \leq T$ なる温度 T および $t_{x,2} \leq t < t_{x,1}$ なる時間 t に相当する前記第2の電流パルスを発生し、

前記第1の記録層および前記第2の記録層を結晶相から非晶質相に相変化させる場合には、前記第1および第2の記録層の融点のうち低くない方の融点以上の温度に相当する前記第3の電流パルスを発生する、工程である、書き込み方法。

【請求項34】 メモリに書き込まれた情報を読み出す読み出し方法であって、

前記メモリは、

電流パルスの印加による温度上昇に起因して結晶相と非晶質相との間で可逆的な相変化を起こすことにより情報

を記録する第1の記録層と、
電流パルスの印加による温度上昇に起因して結晶相と非晶質相との間で可逆的な相変化を起こすことにより情報を記録する第2の記録層とを備えるメモリであって、
前記第1の記録層の結晶化温度 T_{x1} と前記第2の記録層の結晶化温度 T_{x2} との関係が、 $T_{x1} < T_{x2}$ であり、
前記第1の記録層の結晶化時間 t_{x1} と前記第2の記録層の結晶化時間 t_{x2} との関係が、 $t_{x1} > t_{x2}$ であり、
前記第1の記録層が非晶質相の場合の抵抗値を R_{c1} 、前記第1の記録層が結晶相の場合の抵抗値を R_{c1} 、前記第2の記録層が非晶質相の場合の抵抗値を R_{c2} 、前記第2の記録層が結晶相の場合の抵抗値を R_{c2} とすると、 $R_{c1} + R_{c2}$ 、 $R_{c1} + R_{c2}$ 、 $R_{c2} + R_{c1}$ 、 $R_{c2} + R_{c1}$ が互いに異なり、
前記読み出し方法は、
電流パルスを前記第1および第2の記録層に印加する工程と、
前記第1および第2の記録層の抵抗の和を測定する工程と、
前記抵抗の和が前記4つの異なる抵抗の和のいずれに一致するかを判定する工程とを包含する、読み出し方法。
【請求項35】 メモリに情報を書き込む書き込み方法であって、
前記メモリは、
電流パルスの印加による温度上昇に起因して結晶相と非晶質相との間で可逆的な相変化を起こすことにより情報を記録するN個の記録層($N > 2$ 、Nは自然数)を備えるメモリであって、
第mの記録層の結晶化温度を T_{xm} ($1 \leq m \leq N$)とすると、前記N個の記録層のそれぞれの結晶化温度は、関係 $T_{x1} < T_{x2} < \dots < T_{x,n-1} < T_{xm} < T_{x,n+1} < \dots < T_{xN}$ を満たし、
前記第mの記録層の結晶化時間を t_{xm} とすると、前記N個の記録層のそれぞれの結晶化時間は、関係 $t_{x1} > t_{x2} > \dots > t_{x,n-1} > t_{xm} > t_{x,n+1} > \dots > t_{xN}$ を満たし、
前記N個の記録層の各記録層が非晶質相の場合の抵抗値、および前記N個の記録層の各記録層が結晶相の場合の抵抗値がすべて異なり、前記N個の記録層の抵抗の和は、 2^N 個の異なる値をとり、
前記書き込み方法は、
少なくともN個の結晶化電流パルスおよび非晶質化電流パルスを発生させる工程と、
前記少なくともN個の結晶化電流パルスおよび非晶質化電流パルスを前記N個の記録層に印加する工程とを包含し、前記発生させる工程は、
前記第mの記録層のみを非晶質相から結晶相に相変化させ、前記第mの記録層を除く記録層の相状態を維持する場合には、 $T_{xm} \leq T_x < T_{x,n+1}$ なる温度 T_x および $t_{xm} \leq t_x < t_{x,n+1}$ なる時間 t_x に相当する結晶化電流パルスを発生し、

前記N個の記録層すべてを結晶相から非晶質相に相変化させる場合には、前記N個の記録層の融点のうちもっとも高い融点以上の温度に相当する前記非晶質化電流パルスを発生する、工程である、書き込み方法。

【請求項36】 メモリに書き込まれた情報を読み出す読み出し方法であって、

前記メモリは、

電流パルスの印加による温度上昇に起因して結晶相と非晶質相との間で可逆的な相変化を起こすことにより情報を記録するN個の記録層 ($N > 2$ 、Nは自然数)を備えるメモリであって、

第mの記録層の結晶化温度を $T_{m,1}$ ($1 \leq m \leq N$)とすると、前記N個の記録層のそれぞれの結晶化温度は、関係 $T_{1,1} < T_{1,2} < \dots < T_{1,n-1} < T_{1,n} < T_{2,n-1} < \dots < T_{2,n}$ を満たし、

前記第mの記録層の結晶化時間を $t_{m,1}$ とすると、前記N個の記録層のそれぞれの結晶化時間は、関係 $t_{1,1} > t_{1,2} > \dots > t_{1,n-1} > t_{1,n} > t_{2,n-1} > \dots > t_{2,n}$ を満たし、

前記N個の記録層の各記録層が非晶質相の場合の抵抗値、および前記N個の記録層の各記録層が結晶相の場合の抵抗値がすべて異なり、前記N個の記録層の抵抗の和は、 2^n 個の異なる値をとり、

前記読み出し方法は、

電流パルスを前記N個の記録層に印加する工程と、

前記N個の記録層の抵抗の和を測定する工程と、

前記抵抗の和が前記 2^n 個の異なる抵抗の和のいずれに一致するかを判定する工程とを包含する、読み出し方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、結晶相と非晶質相との間で起こる可逆的な相変化を利用して情報を記憶する相変化メモリ、そのメモリに情報を書き込む書き込み装置およびそのメモリに書き込まれた情報を読み出す読み出し装置、およびその方法に関する。

【0002】

【従来の技術】電流等の電気エネルギーの印加によって情報を記録する、または消去することが可能な相変化メモリが知られている。相変化メモリに用いられる記録層の材料は、電気エネルギーの印加による温度上昇に起因して結晶相と非晶質相との間で可逆変化を生じる。通常、結晶相の電気抵抗は低抵抗であり、非晶質相の電気抵抗は高抵抗である。相変化メモリとは、このような結晶相と非晶質相との間の電気抵抗の違いを利用して、2値を記録する不揮発性メモリである。

【0003】近年、メモリに記録されるべき情報量の増大に伴い、さらに容量の大きいメモリが求められている。相変化メモリの容量を増大するために、①2値を記録するメモリセルの面積を縮小し、このメモリセルをマトリクス状に配置すること（面密度の向上）、または②

1つのメモリセルに多値の情報を記憶することが提案されている。本明細書において、多値とは2よりも多い個数の値をいう。

【0004】

【発明が解決しようとする課題】①の面密度の向上には、フォトリソグラフィ等の製造技術における微細化プロセスに限界があり、相変化メモリの記憶容量を飛躍的に大きくすることはできない。②の1つのメモリセルに多値の情報を記録する技術として、特表平11-510317に開示される従来技術が知られている。この従来技術では、メモリセルの1つの記録層の抵抗値を段階的に制御することによって、そのメモリセルに多値の情報が記憶される。しかし、1つの記録層の相状態を段階的に制御することは、結晶相と非晶質相の2つの相状態を制御することに比べて非常に困難である。

【0005】本発明は、このような課題を考慮してなされたものであって、多値の情報を記憶し、書き込みおよび読み出しの容易な相変化メモリ、その相変化メモリに情報を書き込む書き込み装置、その相変化メモリに書き込まれた情報を読み出す読み出し装置およびその方法を提供することを目的とする。

【0006】

【課題を解決するための手段】本発明によるメモリは、電流パルスの印加による温度上昇に起因して結晶相と非晶質相との間で可逆的な相変化を起こすことにより情報を記録する第1の記録層と、電流パルスの印加による温度上昇に起因して結晶相と非晶質相との間で可逆的な相変化を起こすことにより情報を記録する第2の記録層とを備えるメモリであって、前記第1の記録層の結晶化温度 T_{c1} と前記第2の記録層の結晶化温度 T_{c2} との関係が、 $T_{c1} < T_{c2}$ であり、前記第1の記録層の結晶化時間 t_{c1} と前記第2の記録層の結晶化時間 t_{c2} との関係が、 $t_{c1} > t_{c2}$ であり、前記第1の記録層が非晶質相の場合の抵抗値を R_{a1} 、前記第1の記録層が結晶相の場合の抵抗値を R_{c1} 、前記第2の記録層が非晶質相の場合の抵抗値を R_{a2} 、前記第2の記録層が結晶相の場合の抵抗値を R_{c2} とすると、 $R_{a1} + R_{c2}$ 、 $R_{c1} + R_{c2}$ 、 $R_{c2} + R_{c1}$ 、 $R_{c1} + R_{c2}$ が互いに異なり、これにより上記目的が達成される。

【0007】前記第1の記録層の融点 T_{m1} は、関係 $400 \leq T_{m1} (^{\circ}\text{C}) \leq 800$ を満たしてもよい。

【0008】前記第2の記録層の融点 T_{m2} は、関係 $300 \leq T_{m2} (^{\circ}\text{C}) \leq 700$ を満たしてもよい。

【0009】前記第1の記録層の結晶化温度 T_{c1} は、関係 $130 \leq T_{c1} (^{\circ}\text{C}) \leq 230$ を満たしてもよい。

【0010】前記第2の記録層の結晶化温度 T_{c2} は、関係 $160 \leq T_{c2} (^{\circ}\text{C}) \leq 260$ を満たしてもよい。

【0011】前記第1の記録層の結晶化時間 t_{c1} は、関係 $5 \leq t_{c1} (\text{ns}) \leq 200$ を満たしてもよい。

【0012】前記第2の記録層の結晶化時間 t_{c2} は、関

係 $2 \leq t_{c2} (\text{ns}) \leq 150$ を満たしてもよい。

【0013】前記第1の記録層は、Ge、Sb、およびTeの3つの元素を含み、前記第2の記録層が、(Sb-Te)-M1を含み、ここでM1はAg、In、Ge、Sn、Se、Bi、Au、およびMnからなる群から少なくとも1つ選択されてもよい。

【0014】前記第1の記録層は基板上に堆積され、前記第2の記録層上に上部電極が堆積されてもよい。

【0015】前記基板と前記第1の記録層との間に下部電極が堆積されてもよい。

【0016】前記第1の記録層と前記第2の記録層との間に中間層が堆積されてもよい。

【0017】前記第1の記録層が非晶質相の場合の比抵抗 r_{a1} は、 $1 \cdot 0 \leq r_{a1} (\Omega \cdot \text{cm}) \leq 1 \times 10^7$ であってもよい。

【0018】前記第2の記録層が非晶質相の場合の比抵抗 r_{a2} は、 $2 \cdot 0 \leq r_{a2} (\Omega \cdot \text{cm}) \leq 2 \times 10^7$ であってもよい。

【0019】前記第1の記録層が結晶相の場合の比抵抗 r_{c1} は、 $1 \times 10^{-3} \leq r_{c1} (\Omega \cdot \text{cm}) \leq 1 \cdot 0$ であってもよい。

【0020】前記第2の記録層が結晶相の場合の比抵抗 r_{c2} は、 $1 \times 10^{-3} \leq r_{c2} (\Omega \cdot \text{cm}) \leq 1 \cdot 0$ であってもよい。

【0021】本発明による書き込み装置は、メモリに情報を書き込む書き込み装置であって、前記メモリは、電流パルスの印加による温度上昇に起因して結晶相と非晶質相との間で可逆的な相変化を起こすことにより情報を記録する第1の記録層と、電流パルスの印加による温度上昇に起因して結晶相と非晶質相との間で可逆的な相変化を起こすことにより情報を記録する第2の記録層とを備えるメモリであって、前記第1の記録層の結晶化温度 T_{c1} と前記第2の記録層の結晶化温度 T_{c2} との関係が、 $T_{c1} < T_{c2}$ であり、前記第1の記録層の結晶化時間 t_{c1} と前記第2の記録層の結晶化時間 t_{c2} との関係が、 $t_{c1} > t_{c2}$ であり、前記第1の記録層が非晶質相の場合の抵抗値を R_{a1} 、前記第1の記録層が結晶相の場合の抵抗値を R_{c1} 、前記第2の記録層が非晶質相の場合の抵抗値を R_{a2} 、前記第2の記録層が結晶相の場合の抵抗値を R_{c2} とすると、 $R_{a1} + R_{c2}$ 、 $R_{c1} + R_{c2}$ 、 $R_{c2} + R_{c1}$ 、 $R_{c1} + R_{c2}$ が互いに異なり、前記書き込み装置は、少なくとも第1～第3の電流パルスを発生させるパルス発生部と、前記少なくとも第1～第3の電流パルスを前記第1の記録層および前記第2の記録層に印加する印加部とを備え、前記パルス発生部は、前記第1の記録層を非晶質相から結晶相に相変化させ、前記第2の記録層の相状態を維持する場合には、 $T_{c1} \leq T < T_{c2}$ なる温度 T および $t_{c1} \leq t$ なる時間 t に相当する前記第1の電流パルスを発生し、前記第1の記録層の相状態を維持し、前記第2の記録層を非晶質相から結晶相に相変化させる場合に

は、 $T_{s1} \leq T$ なる温度 T および $t_{s1} \leq t < t_{s2}$ なる時間 t に相当する前記第2の電流パルスを発生し、前記第1の記録層および前記第2の記録層を結晶相から非晶質相に相変化させる場合には、前記第1および第2の記録層の融点のうち低くない方の融点以上の温度に相当する前記第3の電流パルスを発生し、これにより上記目的が達成される。

【0022】前記第1の電流パルスの振幅 I_{c1} およびパルス幅 t_{c1} は、それぞれ $0.02 \leq I_{c1} \text{ (mA)} \leq 10$ および $5 \leq t_{c1} \text{ (ns)} \leq 200$ であってもよい。

【0023】前記第2の電流パルスの振幅 I_{c2} およびパルス幅 t_{c2} は、それぞれ $0.05 \leq I_{c2} \text{ (mA)} \leq 20$ および $2 \leq t_{c2} \text{ (ns)} \leq 150$ であってもよい。

【0024】前記第3の電流パルスの振幅 I_{c3} およびパルス幅 t_{c3} は、それぞれ $0.1 \leq I_{c3} \text{ (mA)} \leq 200$ および $1 \leq t_{c3} \text{ (ns)} \leq 100$ であってもよい。

【0025】前記パルス発生部は、前記第1の記録層および前記第2の記録層を非晶質相から結晶相に相変化させる場合に、 $T_{s2} \leq T$ なる温度 T および $t_{s1} \leq t$ なる時間 t に相当する第4の電流パルスを発生してもよい。

【0026】前記第4の電流パルスの振幅 I_{c4} およびパルス幅 t_{c4} は、それぞれ $0.05 \leq I_{c4} \text{ (mA)} \leq 20$ および $5 \leq t_{c4} \text{ (ns)} \leq 200$ であってもよい。

【0027】前記パルス発生部は、前記第1の記録層の融点 T_{s1} と前記第2の記録層の融点 T_{s2} との関係が $T_{s1} \neq T_{s2}$ であり、前記融点 T_{s1} または T_{s2} のうちの低い方の融点を有する記録層を結晶相から非晶質相に相変化させ、前記融点 T_{s1} または T_{s2} のうちの高い方の融点を有する記録層を結晶相に維持する場合に、前記低い方の融点以上かつ前記高い方の融点未満の温度に相当する第5の電流パルスを発生してもよい。

【0028】前記第5の電流パルスの振幅 I_{c5} およびパルス幅 t_{c5} は、それぞれ $0.05 \leq I_{c5} \text{ (mA)} \leq 160$ および $1 \leq t_{c5} \text{ (ns)} \leq 100$ であってもよい。

【0029】本発明による読み出し装置は、メモリに書き込まれた情報を読み出す読み出し装置であって、前記メモリは、電流パルスの印加による温度上昇に起因して結晶相と非晶質相との間で可逆的な相変化を起こすことにより情報を記録する第1の記録層と、電流パルスの印加による温度上昇に起因して結晶相と非晶質相との間で可逆的な相変化を起こすことにより情報を記録する第2の記録層とを備えるメモリであって、前記第1の記録層の結晶化温度 T_{s1} と前記第2の記録層の結晶化温度 T_{s2} との関係が、 $T_{s1} < T_{s2}$ であり、前記第1の記録層の結晶化時間 t_{s1} と前記第2の記録層の結晶化時間 t_{s2} との関係が、 $t_{s1} > t_{s2}$ であり、前記第1の記録層が非晶質相の場合の抵抗値を R_{c1} 、前記第1の記録層が結晶相の場合の抵抗値を R_{c2} 、前記第2の記録層が非晶質相の場合の抵抗値を R_{c3} 、前記第2の記録層が結晶相の場合の

抵抗値を R_{c4} とすると、 $R_{c1} + R_{c2}$ 、 $R_{c1} + R_{c3}$ 、 $R_{c2} + R_{c4}$ 、 $R_{c3} + R_{c4}$ が互いに異なり、前記読み出し装置は、電流パルスを前記第1および第2の記録層に印加する印加部と、前記第1および第2の記録層の抵抗の和を測定する抵抗測定器と、前記抵抗の和が前記4つの異なる抵抗の和のいずれに一致するかを判定する判定部とを備え、これにより上記目的が達成される。

【0030】前記電流パルスは、前記第1および第2の記録層の相変化を生じない大きさの振幅 I_r を有してもよい。

【0031】前記電流パルスの振幅 I_r は、 $I_r \text{ (mA)} \leq 0.02$ であってもよい。

【0032】本発明によるメモリは、電流パルスの印加による温度上昇に起因して結晶相と非晶質相との間で可逆的な相変化を起こすことにより情報を記録する N 個の記録層($N > 2$ 、 N は自然数)を備えるメモリであって、第 m の記録層の結晶化温度を T_{sm} ($1 \leq m \leq N$)とすると、前記 N 個の記録層のそれぞれの結晶化温度は、関係 $T_{s1} < T_{s2} < \dots < T_{s,N-1} < T_{sN} < T_{s,N+1} < \dots < T_{sN}$ を満たし、前記第 m の記録層の結晶化時間を t_{sm} とすると、前記 N 個の記録層のそれぞれの結晶化時間は、関係 $t_{s1} > t_{s2} > \dots > t_{s,N-1} > t_{sN} > t_{s,N+1} > \dots > t_{sN}$ を満たし、前記 N 個の記録層の各記録層が非晶質相の場合の抵抗値、および前記 N 個の記録層の各記録層が結晶相の場合の抵抗値がすべて異なり、前記 N 個の記録層の抵抗の和は、 2^N 個の異なる値をとり、これにより上記目的が達成される。

【0033】本発明による書き込み装置は、メモリに情報を書き込む書き込み装置であって、前記メモリは、電流パルスの印加による温度上昇に起因して結晶相と非晶質相との間で可逆的な相変化を起こすことにより情報を記録する N 個の記録層($N > 2$ 、 N は自然数)を備えるメモリであって、第 m の記録層の結晶化温度を T_{sm} ($1 \leq m \leq N$)とすると、前記 N 個の記録層のそれぞれの結晶化温度は、関係 $T_{s1} < T_{s2} < \dots < T_{s,N-1} < T_{sN} < T_{s,N+1} < \dots < T_{sN}$ を満たし、前記第 m の記録層の結晶化時間を t_{sm} とすると、前記 N 個の記録層のそれぞれの結晶化時間は、関係 $t_{s1} > t_{s2} > \dots > t_{s,N-1} > t_{sN} > t_{s,N+1} > \dots > t_{sN}$ を満たし、前記 N 個の記録層の各記録層が非晶質相の場合の抵抗値、および前記 N 個の記録層の各記録層が結晶相の場合の抵抗値がすべて異なり、前記 N 個の記録層の抵抗の和は、 2^N 個の異なる値をとり、前記書き込み装置は、少なくとも N 個の結晶化電流パルスおよび非晶質化電流パルスを発生させるパルス発生部と、前記少なくとも N 個の結晶化電流パルスおよび非晶質化電流パルスを前記 N 個の記録層に印加する、印加部とを備え、前記パルス発生部は、前記第 m の記録層のみを非晶質相から結晶相に相変化させ、前記第 m の記録層を除く記録層の相状態を維持する場合には、 $T_{s1} \leq T_{sm} < T_{s,N+1}$ なる温度 T_{sm} および $t_{sm} \leq t < t_{s,N+1}$ なる時間

t_{x1} に相当する結晶化電流パルスが発生し、前記N個の記録層すべてを結晶相から非晶質相に相変化させる場合には、前記N個の記録層の融点のうちもっとも高い融点以上の温度に相当する前記非晶質化電流パルスが発生し、これにより上記目的が達成される。

【0034】前記パルス発生部は、前記N個の記録層すべてを非晶質相から結晶相に相変化させる場合に、 $T_{x1} \leq T_{x2}$ なる温度 T_{x1} および $t_{x1} \leq t_{x2}$ なる時間 t_{x1} に相当する電流パルスが発生してもよい。

【0035】前記パルス発生部は、前記N個の記録層のうち第mの記録層から第(m+n-1)の記録層を非晶質相から結晶相に相変化させる場合に、 $T_{x(m+n-1)} \leq T_{x1} < T_{x(m+n)}$ なる温度 T_{x1} および $t_{x1} \leq t_{x(m+n-1)} < t_{x(m+n)}$ なる時間 t_{x1} に相当する電流パルスが発生してもよい。

【0036】前記パルス発生部は、前記N個の記録層のうち少なくとも1つの記録層のそれぞれが温度 T_{x1} 以下の融点を有し、前記N個の記録層の前記少なくとも1つの記録層を除く記録層のそれぞれが温度 T_{x1} よりも高い融点を有し、前記少なくとも1つの記録層のそれぞれを結晶相から非晶質相に相変化させ、前記少なくとも1つの記録層のそれぞれを除く記録層を結晶相に維持する場合に、前記温度 T_{x1} に相当する電流パルスが発生してもよい。

【0037】本発明による読み出し装置は、メモリに書き込まれた情報を読み出す読み出し装置であって、前記メモリは、電流パルスの印加による温度上昇に起因して結晶相と非晶質相との間で可逆的な相変化を起こすことにより情報を記録するN個の記録層($N > 2$ 、Nは自然数)を備えるメモリであって、第mの記録層の結晶化温度を T_{xm} ($1 \leq m \leq N$)とすると、前記N個の記録層のそれぞれの結晶化温度は、関係 $T_{x1} < T_{x2} < \dots < T_{x(m-1)} < T_{xm} < T_{x(m+1)} < \dots < T_{xN}$ を満たし、前記第mの記録層の結晶化時間を t_{xm} とすると、前記N個の記録層のそれぞれの結晶化時間は、関係 $t_{x1} > t_{x2} > \dots > t_{x(m-1)} > t_{xm} > t_{x(m+1)} > \dots > t_{xN}$ を満たし、前記N個の記録層の各記録層が非晶質相の場合の抵抗値、および前記N個の記録層の各記録層が結晶相の場合の抵抗値がすべて異なり、前記N個の記録層の抵抗の和は、2^N個の異なる値をとり、前記読み出し装置は、電流パルスを前記N個の記録層に印加する印加部と、前記N個の記録層の抵抗の和を測定する抵抗測定器と、前記抵抗の和が前記2^N個の異なる抵抗の和のいずれに一致するかを判定する、判定部とを備え、これにより上記目的が達成される。

【0038】本発明による書き込み方法は、メモリに情報を書き込む書き込み方法であって、前記メモリは、電流パルスの印加による温度上昇に起因して結晶相と非晶質相との間で可逆的な相変化を起こすことにより情報を記録する第1の記録層と、電流パルスの印加による温度上昇に起因して結晶相と非晶質相との間で可逆的な相変化を起こすことにより情報を記録する第2の記録層とを

備えるメモリであって、前記第1の記録層の結晶化温度 T_{x1} と前記第2の記録層の結晶化温度 T_{x2} との関係が、 $T_{x1} < T_{x2}$ であり、前記第1の記録層の結晶化時間 t_{x1} と前記第2の記録層の結晶化時間 t_{x2} との関係が、 $t_{x1} > t_{x2}$ であり、前記第1の記録層が非晶質相の場合の抵抗値を R_{c1} 、前記第1の記録層が結晶相の場合の抵抗値を R_{c1} 、前記第2の記録層が非晶質相の場合の抵抗値を R_{c2} 、前記第2の記録層が結晶相の場合の抵抗値を R_{c2} とすると、 $R_{c1} + R_{c2}$ 、 $R_{c1} + R_{c2}$ 、 $R_{c2} + R_{c1}$ 、 $R_{c1} + R_{c1}$ が互いに異なり、前記書き込み方法は、少なくとも第1～第3の電流パルスが発生させる工程と、前記少なくとも第1～第3の電流パルスを前記第1の記録層および前記第2の記録層に印加する工程とを包含し、前記発生させる工程は、前記第1の記録層を非結晶相から結晶相に相変化させ、前記第2の記録層の相状態を維持する場合には、 $T_{x1} \leq T < T_{x2}$ なる温度 T および $t_{x1} \leq t$ なる時間 t に相当する前記第1の電流パルスが発生し、前記第1の記録層の相状態を維持し、前記第2の記録層を非晶質相から結晶相に相変化させる場合には、 $T_{x2} \leq T$ なる温度 T および $t_{x2} \leq t < t_{x1}$ なる時間 t に相当する前記第2の電流パルスが発生し、前記第1の記録層および前記第2の記録層を結晶相から非晶質相に相変化させる場合には、前記第1および第2の記録層の融点のうち低くない方の融点以上の温度に相当する前記第3の電流パルスが発生する、工程であり、これにより上記目的が達成される。

【0039】本発明による読み出し方法は、メモリに書き込まれた情報を読み出す読み出し方法であって、前記メモリは、電流パルスの印加による温度上昇に起因して結晶相と非晶質相との間で可逆的な相変化を起こすことにより情報を記録する第1の記録層と、電流パルスの印加による温度上昇に起因して結晶相と非晶質相との間で可逆的な相変化を起こすことにより情報を記録する第2の記録層とを備えるメモリであって、前記第1の記録層の結晶化温度 T_{x1} と前記第2の記録層の結晶化温度 T_{x2} との関係が、 $T_{x1} < T_{x2}$ であり、前記第1の記録層の結晶化時間 t_{x1} と前記第2の記録層の結晶化時間 t_{x2} との関係が、 $t_{x1} > t_{x2}$ であり、前記第1の記録層が非晶質相の場合の抵抗値を R_{c1} 、前記第1の記録層が結晶相の場合の抵抗値を R_{c1} 、前記第2の記録層が非晶質相の場合の抵抗値を R_{c2} 、前記第2の記録層が結晶相の場合の抵抗値を R_{c2} とすると、 $R_{c1} + R_{c2}$ 、 $R_{c1} + R_{c2}$ 、 $R_{c2} + R_{c1}$ 、 $R_{c1} + R_{c1}$ が互いに異なり、前記読み出し方法は、電流パルスを前記第1および第2の記録層に印加する工程と、前記第1および第2の記録層の抵抗の和を測定する工程と、前記抵抗の和が前記4つの異なる抵抗の和のいずれに一致するかを判定する工程とを包含し、これにより上記目的が達成される。

【0040】本発明による書き込み方法は、メモリに情報を書き込む書き込み方法であって、前記メモリは、電

流パルスの印加による温度上昇に起因して結晶相と非晶質相との間で可逆的な相変化を起こすことにより情報を記録するN個の記録層(N>2、Nは自然数)を備えるメモリであって、第mの記録層の結晶化温度を $T_{x,m}$ ($1 \leq m \leq N$)とすると、前記N個の記録層のそれぞれの結晶化温度は、関係 $T_{x,1} < T_{x,2} < \dots < T_{x,N-1} < T_{x,N} < T_{x,N+1} < \dots < T_{x,N}$ を満たし、前記第mの記録層の結晶化時間を $t_{x,m}$ とすると、前記N個の記録層のそれぞれの結晶化時間は、関係 $t_{x,1} > t_{x,2} > \dots > t_{x,N-1} > t_{x,N} > t_{x,N+1} > \dots > t_{x,N}$ を満たし、前記N個の記録層の各記録層が非晶質相の場合の抵抗値、および前記N個の記録層の各記録層が結晶相の場合の抵抗値がすべて異なり、前記N個の記録層の抵抗の和は、2^N個の異なる値をとり、前記書き込み方法は、少なくともN個の結晶化電流パルスおよび非晶質化電流パルスを発生させる工程と、前記少なくともN個の結晶化電流パルスおよび非晶質化電流パルスを前記N個の記録層に印加する工程とを包含し、前記発生させる工程は、前記第mの記録層のみを非晶質相から結晶相に相変化させ、前記第mの記録層を除く記録層の相状態を維持する場合には、 $T_{x,m} \leq T_x < T_{x,(m-1)}$ なる温度 T_x および $t_{x,m} \leq t_x < t_{x,(m-1)}$ なる時間 t_x に相当する結晶化電流パルスを発生し、前記N個の記録層すべてを結晶相から非晶質相に相変化させる場合には、前記N個の記録層の融点のうちもっとも高い融点以上の温度に相当する前記非晶質化電流パルスを発生する、工程であり、これにより上記目的が達成される。

【0041】本発明による読み出し方法は、メモリに書き込まれた情報を読み出す読み出し方法であって、前記メモリは、電流パルスの印加による温度上昇に起因して結晶相と非晶質相との間で可逆的な相変化を起こすことにより情報を記録するN個の記録層(N>2、Nは自然数)を備えるメモリであって、第mの記録層の結晶化温度を $T_{x,m}$ ($1 \leq m \leq N$)とすると、前記N個の記録層のそれぞれの結晶化温度は、関係 $T_{x,1} < T_{x,2} < \dots < T_{x,N-1} < T_{x,N} < T_{x,N+1} < \dots < T_{x,N}$ を満たし、前記第mの記録層の結晶化時間を $t_{x,m}$ とすると、前記N個の記録層のそれぞれの結晶化時間は、関係 $t_{x,1} > t_{x,2} > \dots > t_{x,N-1} > t_{x,N} > t_{x,N+1} > \dots > t_{x,N}$ を満たし、前記N個の記録層の各記録層が非晶質相の場合の抵抗値、および前記N個の記録層の各記録層が結晶相の場合の抵抗値がすべて異なり、前記N個の記録層の抵抗の和は、2^N個の異なる値をとり、前記読み出し方法は、電流パルスを前記N個の記録層に印加する工程と、前記N個の記録層の抵抗の和を測定する工程と、前記抵抗の和が前記2^N個の異なる抵抗の和のいずれに一致するかを判定する工程とを包含し、これにより上記目的が達成される。

【0042】

【発明の実施の形態】(実施の形態1)図1は、本発明によるメモリに接続された書き込み/読み出し装置の構成を示す。書き込み/読み出し装置12は、メモリ11

に情報を書き込む、またはメモリ11に書き込まれた情報を読み出す。

【0043】書き込み/読み出し装置12は、電流パルスを発生させるパルス発生部7と、メモリ11の抵抗を測定する抵抗測定部8と、スイッチ9、10と、パルス発生部7によって発生された電流パルスをメモリ11に印加する印加部13と、抵抗測定部8によって測定されたメモリ11の抵抗値を判定する判定部16とを含む。

【0044】メモリ11は、基板1と、基板1上に堆積された下部電極2と、下部電極2上に堆積された第1の記録層3と、第1の記録層3上に堆積された中間層4と、中間層4上に堆積された第2の記録層5と、第2の記録層5上に堆積された上部電極6とを含む。

【0045】基板1としては、例えば、ポリカーボネート等の樹脂板、ガラス板、アルミナ(Al_2O_3)等のセラミック板、Si板、Cu等の各種金属板等が用いられ得るがこれらに限定されない。実施の形態1では、基板1としてSi基板を用いた。下部電極2および上部電極6としては、例えば、Al、Au、Ag、Cu、Pt、Ti、W等の単体金属材料、およびこれらの組み合わせ(合金材料)が用いられ得るが、第1の記録層3および第2の記録層5に電気エネルギーを印加することができる任意の電極材料を用いることができる。中間層4は、第1の記録層3と第2の記録層5との間で各記録層を構成する原子が拡散することを防ぐために設けられる。中間層4は好ましくは導電性であり、例えば、Al、Au、Ag、Cu、Pt、Ti、W等の単体金属材料、およびこれらの組み合わせ(合金材料)が用いられ得るが、これらに限定されない。実施の形態1では、下部電極2、中間層4および上部電極6にPtを用いた。

【0046】なお、下部電極2および/または上部電極6に代えて、第1の記録層3および第2の記録層5に電流パルスを印加することが可能な任意の構成が採用され得る。例えば、基板1が導電性である場合には、下部電極2は省略され得る。中間層4は、第1の記録層3および第2の記録層5の材質が、それらの間で互いに原子が拡散しないような材質である場合には、省略してもよい。

【0047】第1の記録層3および第2の記録層5の材料は、電流パルス等の電気エネルギーの印加による温度上昇に起因して、結晶相と非晶質相との間で可逆的な相変化を起こす材料である。第1の記録層3および第2の記録層5の材料は、以下の条件1～条件3を満たすように選択される。

【0048】条件1：第1の記録層3の結晶化温度 $T_{x,1}$ および第2の記録層5の結晶化温度 $T_{x,2}$ の関係が、 $T_{x,1} < T_{x,2}$ を満たす。本明細書において、結晶化温度とは、記録層の材料が、非晶質相から結晶相に変化する温度をいう。

【0049】条件2：第1の記録層3の結晶化時間 $t_{x,1}$

10

20

30

40

50

および第2の記録層5の結晶化時間 t_{s2} の関係が、 $t_{s1} > t_{s2}$ を満たす。本明細書において結晶化時間とは、記録層の材料が、非晶質相から結晶相に変化するまでに要する時間をいう。

【0050】条件3：第1の記録層3が非晶質相である場合の抵抗値を R_{a1} 、第1の記録層3が結晶相の場合の抵抗値を R_{c1} 、第2の記録層5が非晶質相である場合の抵抗値を R_{a2} 、第2の記録層5が結晶相である場合の抵抗値を R_{c2} とすると、 $R_{a1} + R_{a2}$ 、 $R_{a1} + R_{c2}$ 、 $R_{c1} + R_{a2}$ 、 $R_{c1} + R_{c2}$ が互いに異なる。

【0051】条件1と条件2が満たされることによって、第1の記録層3の相状態と第2の記録層5の相状態とをそれぞれ所望の状態（非晶質相または結晶相）に設定することが可能になる。さらに、条件3が満たされることによって、第1の記録層3の相状態と第2の記録層5の相状態との組み合わせである4つの状態を区別して検出することができる。従って、メモリ11の第1の記録層3および第2の記録層5は、その4つの状態に対応する4値（2ビット）の情報を担持することができる。

各記録層を結晶相と非晶質相との間でのみ制御すればよいので、1つの記録層の相状態を段階的に制御することによって制御が容易である。

【0052】第1の記録層3の結晶化温度 T_{s1} は、好ましくは、 $130 \leq T_{s1} (^{\circ}\text{C}) \leq 230$ である。第2の記録層5の結晶化温度 T_{s2} は、好ましくは、 $160 \leq T_{s2} (^{\circ}\text{C}) \leq 260$ である。第1の記録層3の結晶化時間 t_{s1} は、好ましくは、 $5 \leq t_{s1} (\text{ns}) \leq 200$ である。第2の記録層5の結晶化時間 t_{s2} は、好ましくは、 $3 \leq t_{s2} (\text{ns}) \leq 150$ である。第1の記録層3が非晶質相である場合の比抵抗 r_{a1} は、好ましくは、 $1.0 \leq r_{a1} (\Omega \cdot \text{cm}) \leq 1 \times 10^7$ である。第2の記録層5が非晶質相である場合の比抵抗 r_{a2} は、好ましくは、 $2.0 \leq r_{a2} (\Omega \cdot \text{cm}) \leq 2 \times 10^7$ である。第1の記録層3が結晶相である場合の比抵抗 r_{c1} は、好ましくは、 $1 \times 10^{-3} \leq r_{c1} (\Omega \cdot \text{cm}) \leq 1.0$ である。第2の記録層5が結晶相である場合の比抵抗 r_{c2} は、好ましくは、 $1 \times 10^{-3} \leq r_{c2} (\Omega \cdot \text{cm}) \leq 1.0$ である。実施の形態1において第1の記録層3および第2の記録層5の融点 T_{m1} 、 T_{m2} の関係は、 $T_{m1} > T_{m2}$ であるとするが、これら融点の関係は任意であり得る。本実施の形態*40

*1では、第1の記録層3および第2の記録層5の融点 T_{m1} 、 T_{m2} は、それぞれ 630°C および 550°C である。第1の記録層3の融点 T_{m1} は、好ましくは、 $400 \leq T_{m1} (^{\circ}\text{C}) \leq 800$ である。第2の記録層5の融点 T_{m2} は、好ましくは、 $300 \leq T_{m2} (^{\circ}\text{C}) \leq 700$ である。

【0053】第1の記録層3は、Ge、Sb、Teの3つの元素を含む。第2の記録層5は、 $(\text{Sb}-\text{Te})-\text{M1}$ で表される材料系を含み、ここでM1は、Ag、In、Ge、Sn、Se、Bi、AuおよびMnからなる群から少なくとも1つ選択される。実施の形態1では、第1の記録層3および第2の記録層5にそれぞれGe、 $\text{Sb}_2\text{Te}_{11}$ および $(\text{Sb}_{0.7}\text{Te}_{0.3})_{0.5}\text{Ge}_{0.5}$ を用いた。

【0054】実施の形態1で用いた第1の記録層3および第2の記録層5の結晶化温度 T_{s1} 、 T_{s2} は、それぞれ 170°C および 200°C であった。第1の記録層3および第2の記録層5の結晶化時間 t_{s1} 、 t_{s2} は、それぞれ 130 ns および 80 ns であった。

【0055】また、実施の形態1では、Pt下部電極2は面積 $10 \mu\text{m} \times 10 \mu\text{m}$ 、厚さ $0.1 \mu\text{m}$ であり、第1の記録層3の $\text{Ge}_0\text{Sb}_2\text{Te}_{11}$ は面積 $5 \mu\text{m} \times 5 \mu\text{m}$ 、厚さ $0.1 \mu\text{m}$ であり、Pt中間層4は面積 $5 \mu\text{m} \times 5 \mu\text{m}$ 、厚さ $0.1 \mu\text{m}$ であり、第2の記録層5の $(\text{Sb}_{0.7}\text{Te}_{0.3})_{0.5}\text{Ge}_{0.5}$ は面積 $5 \mu\text{m} \times 5 \mu\text{m}$ 、厚さ $0.1 \mu\text{m}$ であり、Pt上部電極6は面積 $5 \mu\text{m} \times 5 \mu\text{m}$ 、厚さ $0.1 \mu\text{m}$ であった。この構成において、第1の記録層3および第2の記録層5が非晶質相の場合の抵抗値 R_{a1} 、 R_{a2} は、それぞれ 1000Ω および 1500Ω であった。第1の記録層3および第2の記録層5が結晶相の場合の抵抗値 R_{c1} 、 R_{c2} は、それぞれ 5Ω および 10Ω であった。

【0056】メモリ11は、表1に示されるように、状態1～状態4の4つの異なる状態を有する。状態1～状態4は、第1の記録層3および第2の記録層5の各相状態（非晶質相と結晶相）の組み合わせである。表1は、メモリ11のとり得る状態1～4における第1の記録層3および第2の記録層5の相状態と抵抗の和を示す。

【0057】

【表1】

メモリ11の状態	第1の記録層3	第2の記録層5	抵抗の和
状態1	非晶質相	非晶質相	$R_{a1} + R_{a2} (=2500 \Omega)$
状態2	結晶相	非晶質相	$R_{c1} + R_{a2} (=1505 \Omega)$
状態3	非晶質相	結晶相	$R_{a1} + R_{c2} (=1010 \Omega)$
状態4	結晶相	結晶相	$R_{c1} + R_{c2} (=15 \Omega)$

第1の記録層3と第2の記録層5の両方が非晶質相である場合（状態1）、第1の記録層3の抵抗と第2の記録層5の抵抗の和は、 $R_{a1} + R_{a2}$ となる。第1の記録層3が結晶相であり、第2の記録層5が非晶質相である場合

（状態2）、第1の記録層3の抵抗と第2の記録層5の抵抗の和は、 $R_{c1} + R_{a2}$ となる。第1の記録層3が非晶質相であり、第2の記録層5が結晶相である場合（状態3）、第1の記録層3の抵抗と第2の記録層5の抵抗の

和は、 $R_{c1} + R_{c2}$ となる。第1の記録層3と第2の記録層5の両方が結晶相である場合（状態4）、第1の記録層3の抵抗と第2の記録層5の抵抗の和は、 $R_{c1} + R_{c2}$ となる。上述したように、各抵抗の和は状態1～4で異なっている。

【0058】次に、メモリ11の作製手順を以下の工程S1101～S1106に説明する。

【0059】S1101：表面を処理した基板1をスパッタリング装置内に準備する。

【0060】S1102：Al、Au、Ag、Cu、Pt、Ti、W等の単体金属ターゲットまたはこれらの合金金属ターゲットをArガス雰囲気中でスパッタリングすることにより下部電極2が堆積される。

【0061】S1103：Ge、Sb、Teの3つの元素を含む合金ターゲットをArガス雰囲気、Krガス雰囲気、Arガスと酸素ガスまたは窒素ガスのうち少なくとも一方を含む反応性ガスとの混合ガス雰囲気、およびKrガスと反応性ガスとの混合ガス雰囲気からなる群から選択される雰囲気中でスパッタリングすることによって下部電極2上に第1の記録層3が堆積される。

【0062】S1104：Al、Au、Ag、Cu、Pt、Ti、W等の単体金属ターゲットまたはこれらの合金金属ターゲットをArガス雰囲気中でスパッタリングすることにより中間層4が第1の記録層3上に堆積される。

【0063】S1105：(Sb-Te)-M1で表される材料系を含む（ここでM1は、Ag、In、Ge、Sn、Se、Bi、AuおよびMnからなる群から少なくとも1つ選択される）合金ターゲットをArガス雰囲気、Krガス雰囲気、Arガスと酸素ガスまたは窒素ガスのうち少なくとも一方を含む反応性ガスとの混合ガス雰囲気、およびKrガスと反応性ガスとの混合ガス雰囲気からなる群から選択される雰囲気中でスパッタリングすることによって中間層4上に第2の記録層5が堆積される。

【0064】S1106：Al、Au、Ag、Cu、Pt、Ti、W等の単体金属ターゲットまたはこれらの合金金属ターゲットをArガス雰囲気中でスパッタリングすることにより上部電極6が第2の記録層5上に形成される。

【0065】上述した作製手順の工程S1101～S1106において、下部電極2、第1の記録層3、中間層4、第2の記録層5および上部電極6を堆積するために、スパッタリング装置を用いたが、各層を堆積することができる任意の薄膜堆積装置を用いることができる。実施の形態1では、工程S1101においてSi基板1の表面を窒素雰囲気中で窒化処理した。このようにして作製された下部電極2および上部電極6のそれぞれにAlリード線をボンディングし、印加部13を介して読み出し／書き込み装置12に接続した。

【0066】次にメモリ11に情報を書き込む方法およびメモリ11に書き込まれた情報を消去する方法を説明する。メモリ11への情報の書き込みおよび消去を行う場合、スイッチ9が閉じられ、スイッチ10が開かれる。パルス発生部7は、第1の記録層3および第2の記録層5の相状態を所望の相状態に変化させるために必要な振幅とパルス幅を有する電流パルスを発生する。パルス発生部7によって発生された電流パルスは、印加部13を介して第1の記録層3と第2の記録層5とに印加される。

【0067】図2は、第1の記録層3および第2の記録層5の相状態に関する状態遷移図である。

【0068】本実施の形態1において、表1に示される状態1から状態2、状態1から状態3、状態1から状態4、状態2から状態3、状態2から状態4、状態3から状態2、状態3から状態4、状態4から状態2および状態4から状態3へ変化させる動作を書き込みと呼ぶ。一方、状態2から状態1、状態3から状態1および状態4から状態1へ変化させる動作を消去と呼ぶ。第1の記録層3および第2の記録層5の相状態を所望の相状態に変化させることによって、メモリ11に情報が書き込まれる、またはメモリ11に書き込まれた情報が消去される。

【0069】以下、図2を参照しながら、メモリ11に情報を書き込むおよび／または消去する方法を各工程ごとに説明する。

【0070】工程S1：状態1を状態2に、または状態3を状態4に変化させる場合、すなわち、第1の記録層3を非結晶相から結晶相に相変化させ、第2の記録層5の相状態を維持する場合には、パルス発生部7（図1）は第1の電流パルスを発生し、印加部13（図1）を介してその第1の電流パルスを第1の記録層3および第2の記録層5に印加する。第1の電流パルスは、 $T_{s1} \leq T < T_{s2}$ なる温度Tおよび $t_{s1} < t$ なる時間tに相当する電流パルスである。電流パルスの具体的な波形の例は、図3を参照して後述される。

【0071】工程S2：状態1を状態3に、または状態2を状態4に変化させる場合、すなわち、第1の記録層の相状態を維持し、第2の記録層5を非晶質相から結晶相に相変化させる場合には、パルス発生部7は第2の電流パルスを発生し、印加部13を介してその第2の電流パルスを第1の記録層3および第2の記録層5に印加する。第2の電流パルスは、 $T_{s2} \leq T$ なる温度Tおよび $t_{s2} \leq t < t_{s3}$ なる時間tに相当する電流パルスである。

【0072】工程S3：状態4を状態1に変化させる場合、すなわち、第1の記録層3および第2の記録層5を結晶相から非晶質相に相変化させる場合には、パルス発生部7は第3の電流パルスを発生し、印加部13を介してその第3の電流パルスを第1の記録層3および第2の記録層5に印加する。第3の電流パルスは、第1の記録

層3および第2の記録層5の融点のうち低くない方の融点以上の温度に相当する電流パルスである。

【0073】工程S4：状態1を状態4に変化させる場合、すなわち、第1の記録層3および第2の記録層5を非晶質相から結晶相に相変化させる場合には、パルス発生部7は第4の電流パルスを発生し、印加部13を介してその第4の電流パルスを第1の記録層3および第2の記録層5に印加する。第4の電流パルスは、 $T_{m1} \leq T$ なる温度 T および $t_{m1} \leq t$ なる時間 t に相当する電流パルスである。なお、工程S4は必須の工程ではない。なぜなら工程S4は、工程S2次いで工程S1、または工程S1次いで工程S2を行うことによって代替され得るからである。図2には、工程S4が必須の工程でないことを示すために、工程S4に対応する状態遷移を表す矢印が破線で示されている。

【0074】工程S5：第1の記録層3および第2の記録層5の各融点 T_{m1} 、 T_{m2} が、 $T_{m1} > T_{m2}$ を満たし、状態4を状態2に変化させる場合、すなわち第1の記録層3を結晶相に維持し、第2の記録層5を結晶相から非晶質相に相変化させる場合には、パルス発生部7は第5の電流パルスを発生し、印加部13を介してその第5の電流パルスを第1の記録層3および第2の記録層5に印加する。第5の電流パルスは、 $T_{m2} \leq T < T_{m1}$ なる温度 T に相当する電流パルスである。工程S5は必須の工程ではない。なぜなら工程S5は、工程S3次いで工程S1を行うことによって代替され得るからである。図2には、工程S5が必須の工程でないことを示すために、工程S5に対応する状態遷移を破線で示されている。なお、第1の記録層3および第2の記録層5の各融点 T_{m1} 、 T_{m2} が、 $T_{m1} < T_{m2}$ を満たす場合には、 $T_{m1} \leq T < T_{m2}$ なる温度 T に相当する第5の電流パルスを第1の記録層3および第2の記録層5に印加することによって、状態4から状態3に変化させることができる。

【0075】上述の工程S1～S3さえあれば、第1の記録層3および第2の記録層5の相状態を状態1～状態4の任意の状態から任意の状態に変化させることができる。例えば、状態2を状態1に変化させる場合には、工程S2および工程S3を行えばよい。状態3を状態1に変化させる場合には、工程S1および工程S3を行えばよい。状態2を状態3に変化させる場合には、工程S2、工程S3、次いで工程S2を行えばよい。状態3を状態2に変化させる場合には、工程S1、工程S3、次いで工程S1を行えばよい。状態4を状態3に変化させる場合には、工程S3、次いで工程S2を行えばよい。

【0076】第1の記録層3および第2の記録層5の現在の相状態が既知である場合には、上記の各工程を組み合わせることによって第1の記録層3および第2の記録層5を所望の相状態に相変化させることができる。現在の相状態（初期状態）は、図4を参照して説明される読み出し方法を用いて知ることができる。なお、工程S2

次いで工程S1、または工程S1次いで工程S2を行うことによって、第1の記録層3および第2の記録層5の相状態は、任意の状態から状態4に変化する。このようにして得られた状態4を初期状態として用いて、第1の記録層3および第2の記録層5の相状態を所望の相状態に相変化させてもよい。これによって、読み出し手順が省略される。初期状態として使用することができる状態は、状態4に限定されない。

【0077】次に、各状態へ変化させるための電流パルスの波形について説明する。

【0078】図3は、2つの記録層の相状態を変化させるための種々の電流パルスの波形を示す。図1に示すパルス発生部7は、種々のパルス振幅（印加電流値）および種々のパルス幅（電流印加時間）を有する電流パルスを発生する。

【0079】第1の電流パルス21：図2で説明したように、第1の電流パルス21は、状態1を状態2に、または状態3を状態4に変化させる場合に第1の記録層3および第2の記録層5に印加される電流パルスである。第1の電流パルス21を第1の記録層3および第2の記録層5に印加することによって、第1の記録層3および第2の記録層5とは、ともに温度上昇し、 $t_{m1} \leq t$ なる時間 t の間、 $T_{m1} \leq T < T_{m2}$ なる温度 T になる。実施の形態1では、第1の電流パルス21のパルス振幅 I_{c1} およびパルス幅 t_{c1} は、それぞれ2mAおよび150nsに設定された。パルス振幅 I_{c1} およびパルス幅 t_{c1} は、好ましくは、それぞれ $0.02 \leq I_{c1} \text{ (mA)} \leq 10$ および $5 \leq t_{c1} \text{ (ns)} \leq 200$ である。第1の電流パルス21を第1の記録層3および第2の記録層5に印加することによって、第1の記録層3のみが結晶化温度 T_{m1} および結晶化時間 t_{m1} を達成し、第1の記録層3は非晶質相から結晶相へ相変化し、第2の記録層5は現在の相状態を維持する。

【0080】このように、 $T_{m1} \leq T < T_{m2}$ なる温度 T および $t_{m1} \leq t$ なる時間 t に相当する第1の電流パルス21を第1の記録層3および第2の記録層5に印加することによって、第1の記録層3を非結晶相から結晶相に相変化させ、第2の記録層5の相状態を維持することができる。

【0081】第2の電流パルス22：第2の電流パルス22は、状態1を状態3に、または状態2を状態4に変化させる場合に第1の記録層3および第2の記録層5に印加される電流パルスである。第2の電流パルス22を第1の記録層3および第2の記録層5に印加することによって、第1の記録層3および第2の記録層5は、ともに温度上昇し、 $t_{m2} \leq t < t_{m1}$ なる時間 t の間、 $T_{m2} \leq T$ なる温度 T になる。実施の形態1では、第2の電流パルス22のパルス振幅 I_{c2} およびパルス幅 t_{c2} は、それぞれ4mAおよび100nsに設定された。パルス振幅 I_{c2} およびパルス幅 t_{c2} は、好ましくは、それぞれ0.

0.5 ≤ I_{c1} (mA) ≤ 2.0 および 2 ≤ t_{c1} (ns) ≤ 150 である。このような第2の電流パルス22を第1の記録層3および第2の記録層5に印加することによって、第2の記録層5のみが結晶化温度T_{c2}および結晶化時間t_{c2}を達成し、第1の記録層3は現在の相状態を維持し、第2の記録層5は非晶質相から結晶相へ相変化する。

【0082】このように、T_{c2} ≤ Tなる温度Tおよび t_{c2} ≤ t < t_{c1}なる時間tに相当する第2の電流パルス22を第1の記録層3および第2の記録層5に印加することによって、第1の記録層の相状態を維持し、第2の記録層を非晶質相から結晶相に相変化させることができる。

【0083】第3の電流パルス23：第3の電流パルス23は、状態4を状態1に変化させる場合に第1の記録層3および第2の記録層5に印加される電流パルスである。第3の電流パルス23を第1の記録層3および第2の記録層5に印加することによって、第1の記録層3および第2の記録層5は、ともに温度上昇し、両方の記録層の低くない方の融点以上の温度Tになる。実施の形態1では、第3の電流パルス23のパルス振幅I_{c3}およびパルス幅t_{c3}は、それぞれ50 mAおよび50 nsに設定された。パルス振幅I_{c3}およびパルス幅t_{c3}は、好ましくは、それぞれ0.1 ≤ I_{c3} (mA) ≤ 2.00 および 1 ≤ t_{c3} (ns) ≤ 100 である。このような第3の電流パルス23を第1の記録層3および第2の記録層5に印加することによって、第1の記録層3および第2の記録層5の両方がそれらの低くない方の融点（実施の形態1ではT_{m1} = 630℃）以上を達成し、ともに溶融された後に急冷され、その結果第1の記録層3および第2の記録層5の両方が結晶相から非晶質相へ相変化する。第3の電流パルス23のパルス振幅I_{c3}は、第1の記録層3および第2の記録層5を非晶質相から結晶相へ相変化させるために必要な電流値I_{c1}、I_{c2}と比較して大きい。これは、第1の記録層3および第2の記録層5の結晶化温度T_{c1}、T_{c2}よりも高い温度（T_{m1} = 630℃）を達成するためである。

【0084】このように、第1の記録層3および第2の記録層5の融点のうち低くない方の融点以上の温度に相当する第3の電流パルス23を第1の記録層3および第2の記録層5に印加することによって、第1の記録層3および第2の記録層5を結晶相から非晶質相に相変化させることができる。

【0085】第1～第3の電流パルス21～23が、書き込み／読み出し装置12を用いて情報を書き込む際の必須の電流パルスである。これら第1～第3の電流パルス21～23を組み合わせることによって、メモリ11を任意の状態から別の任意の状態へ変化させることができる。

【0086】第4の電流パルス24：第4の電流パルス

24は、状態1を状態4に変化させる場合に第1の記録層3および第2の記録層5に印加される電流パルスである。第4の電流パルス24を第1の記録層3および第2の記録層5に印加することによって、第1の記録層3および第2の記録層5は、ともに温度上昇し、t_{c1} ≤ tなる時間tの間、T_{c2} ≤ Tなる温度Tになる。第4の電流パルス24のパルス振幅I_{c4}およびパルス幅t_{c4}は、それぞれ第2の電流パルス22のパルス振幅I_{c2}および第1の電流パルス21のパルス幅t_{c1}に等しい。実施の形態1では、第4の電流パルス24のパルス振幅I_{c4}およびパルス幅t_{c4}は、それぞれ4 mA (= I_{c1}) および150 ns (= t_{c1})に設定された。パルス振幅I_{c4}およびパルス幅t_{c4}は、好ましくは、それぞれ0.05 ≤ I_{c4} (mA) ≤ 2.0 および 5 ≤ t_{c4} (ns) ≤ 200 である。このような第4の電流パルス24を第1の記録層3および第2の記録層5に印加することによって、第1の記録層3および第2の記録層5の両方が高い方の結晶化温度T_{c2}および長い方の結晶化時間t_{c1}を達成し、第1の記録層3および第2の記録層5の両方が非晶質相から結晶相へ相変化する。

【0087】このように、T_{c2} ≤ Tなる温度Tおよび t_{c2} ≤ tなる時間tに相当する第4の電流パルス24を第1の記録層3および第2の記録層5に印加することによって、第1の記録層3および第2の記録層5を非晶質相から結晶相に相変化させることができる。

【0088】上述したように、第4の電流パルス24は必須の電流パルスではない。なぜなら、第4の電流パルス24の代わりに、第1の電流パルス21および第2の電流パルス22が代替され得る。しかし、第1の電流パルス21および第2の電流パルス22をメモリ11に印加することに比較して、第4の電流パルス24をメモリ11に印加することは、状態1を状態4へより短時間で変化させることができるという利点を有する。

【0089】第5の電流パルス25：第5の電流パルス25は、第1の記録層3の融点T_{m1}および第2の記録層5の融点T_{m2}の関係がT_{m1} > T_{m2}であり、状態4を状態2に変化させる場合に第1の記録層3および第2の記録層5に印加される電流パルスである。第5の電流パルス25を第1の記録層3および第2の記録層5に印加することによって、第1の記録層3および第2の記録層5は、ともに温度上昇し、T_{m2} ≤ T < T_{m1}なる温度Tになる。第5の電流パルス25のパルス振幅I_{c5}およびパルス幅t_{c5}は、それぞれ30 mAおよび50 nsに設定された。パルス振幅I_{c5}およびパルス幅t_{c5}は、好ましくは、それぞれそれぞれ0.05 ≤ I_{c5} (mA) ≤ 1.60 および 1 ≤ t_{c5} (ns) ≤ 100 である。このような第5の電流パルス25を第1の記録層3および第2の記録層5に印加することによって、第1の記録層3および第2の記録層5は、第1の記録層3の融点には達しないが第2の記録層5の融点（実施の形態1ではT_{m2} = 550

℃)以上に達する。従って第1の記録層3は結晶相を維持し、第2の記録層5のみが溶融され、急冷されて結晶相から非晶質相に相変化する。なお、第5の電流パルス25は、第1の記録層3の融点 T_{m1} および第2の記録層5の融点 T_{m2} の関係が $T_{m1} < T_{m2}$ の場合には、状態4を状態3に変化させるために用いられ得る。

【0090】このように、第1の記録層3の融点 T_{m1} と第2の記録層5の融点 T_{m2} との関係が $T_{m1} \neq T_{m2}$ である場合に、低い方の融点以上かつ高い方の融点未満の温度に相当する第5の電流パルス25を第1の記録層3および第2の記録層5に印加することによって、低い方の融点を有する記録層を結晶相から非晶質相に相変化させ、高い方の融点を有する記録層を結晶相に維持することができる。

【0091】上述したように、第5の電流パルス25は、第1の記録層3と第2の記録層5の融点異なる場合に有用であるが、必須の電流パルスではない。なぜなら第5の電流パルスの代わりに、第3の電流パルス23(または第2の電流パルス22)および第1の電流パルス21が代替され得る。しかし、第3の電流パルス23(または第2の電流パルス22)および第1の電流パルス21をメモリ11に印加することと比較して、第5の電流パルス25をメモリ11に印加することは、状態4を状態2(または状態3)へより短時間で変化させることができるという利点を有する。

【0092】次に第1～第5の電流パルス21～25のうち少なくとも2つ以上を組み合わせた電流パルス26～33について説明する。

【0093】電流パルス26：電流パルス26は、第3の電流パルス23と第1の電流パルス21とを組み合わせた電流パルスである。状態4を状態2へ変化させる場合、電流パルス26は、第5の電流パルス25の代わりに用いられ得る。電流パルス26を第1の記録層3および第2の記録層5に印加することによって、第1の記録層3および第2の記録層5は、ともに温度上昇し、 $t_{m1} \leq t$ なる時間 t の間に、両方の記録層の低い方の融点以上の温度 T になり溶融され、その後、急冷されて、 $T_{m1} \leq T < T_{m2}$ なる温度 T になる。電流パルス26は、振幅 I_{c1} (実施の形態1では $I_{c1} = 50 \text{ mA}$)に次いで振幅 I_{c2} (実施の形態1では $I_{c2} = 2 \text{ mA}$)全体で t_{c1} (実施の形態1では $t_{c1} = 150 \text{ ns}$)となるように設定された。

【0094】上述したように、電流パルス26は必須の電流パルスではない。なぜなら電流パルス26の代わりに、第5の電流パルス25が代替され得る。しかし、第5の電流パルス25をメモリ11に印加することと比較して、電流パルス26をメモリ11に印加することは、第1の記録層3および第2の記録層5の融点が等しい場合であっても状態4を状態2へ変化させることができるという利点を有する。

【0095】このように、両方の記録層の低い方の融点以上、次いで $T_{m1} \leq T < T_{m2}$ なる温度 T を全体で $t_{m1} < t$ なる時間 t に相当する電流パルス26を第1の記録層3および第2の記録層5に印加することによって、第1の記録層3および第2の記録層5は、結晶相から非晶質相に相変化した後、第1の記録層3を非晶質相から結晶相に相変化させ、第2の記録層5を非晶質相に維持することができる。すなわち、メモリ11は、状態4から状態1を介して状態2へと変化する。

10 【0096】電流パルス27：電流パルス27は、第3の電流パルス23と第2の電流パルス22を組み合わせた電流パルスである。状態4を状態3に変化させる場合に、電流パルス27が用いられる。電流パルス27を第1の記録層3および第2の記録層5に印加することによって、第1の記録層3および第2の記録層5は、ともに温度上昇し、 $t_{m1} \leq t < t_{m2}$ なる時間 t の間、両方の記録層の低い方の融点以上の温度 T になり溶融される。その後急冷されて、 $T_{m2} \leq T$ なる温度 T になる。電流パルス27は、振幅 I_{c1} に次いで振幅 I_{c2} (実施の形態1では $I_{c2} = 4 \text{ mA}$)全体で t_{c2} (実施の形態1では $t_{c2} = 100 \text{ ns}$)となるように設定された。

20 【0097】このように、両方の記録層の低い方の融点以上、次いで $T_{m2} \leq T$ なる温度 T を全体で $t_{m1} \leq t < t_{m2}$ なる時間 t に相当する電流パルス27を第1の記録層3および第2の記録層5に印加することによって、第1の記録層3および第2の記録層5は、結晶相から非晶質相に相変化した後、第1の記録層3を非晶質相に維持し、第2の記録層5を非晶質相から結晶相に相変化させることができる。すなわち、メモリ11は、状態4から状態1を介して状態3へと変化する。

30 【0098】電流パルス28：電流パルス28は、第1の電流パルス21と第3の電流パルス23とを組み合わせた電流パルスである。状態3を状態1に変化させる場合に、電流パルス28が用いられる。電流パルス28を第1の記録層3および第2の記録層5に印加することによって、第1の記録層3および第2の記録層5は、ともに温度上昇し、 $t_{m1} \leq t$ なる時間 t の間、 $T_{m1} \leq T < T_{m2}$ なる温度 T になり、次いで両方の記録層の低い方の融点以上の温度 T になる。電流パルス28は、振幅 I_{c1} 、パルス幅 t_{c1} に次いで振幅 I_{c2} 、パルス幅 t_{c2} (実施の形態1では $t_{c2} = 50 \text{ ns}$)となるように設定された。

50 【0099】このように、 $T_{m1} \leq T < T_{m2}$ なる温度 T および $t_{m1} \leq t$ なる時間 t 、次いで第1の記録層3および第2の記録層5の融点のうち低い方の融点以上の温度に相当する電流パルス28を第1の記録層3および第2の記録層5に印加することによって、第1の記録層3を非晶質相から結晶相に相変化させ、第2の記録層5を結晶相に維持し、次いで両方の記録層の結晶相を非晶質相に相変化させることができる。すなわち、メモリ11

の状態は、状態3から状態4を介して状態1へと変化する。

【0100】電流パルス29：電流パルス29は、第2の電流パルス22と第3の電流パルス23とを組み合わせた電流パルスである。状態2を状態1に変化させる場合に、電流パルス29が用いられる。電流パルス29を第1の記録層3および第2の記録層5に印加することによって、第1の記録層3および第2の記録層5は、ともに温度上昇し、 $t_{s1} \leq t < t_{s2}$ なる時間 t の間、 $T_{s2} \leq T$ なる温度 T になり、次いで両方の記録層の低い方の融点以上の温度 T になる。電流パルス29は、振幅 I_{s2} 、パルス幅 t_{s2} に次いで振幅 I_{s1} 、パルス幅 t_{s1} となるように設定された。

【0101】このように、 $T_{s2} \leq T$ なる温度 T および $t_{s1} \leq t < t_{s2}$ なる時間 t 、次いで第1の記録層3および第2の記録層5の融点のうち低い方の融点以上の温度に相当する電流パルス29を第1の記録層3および第2の記録層5に印加することによって、第1の記録層3を結晶相に維持し、第2の記録層5を非晶質相から結晶相に相変化させ、次いで両方の記録層の結晶相を非晶質相に相変化させることができる。すなわち、メモリ11の状態は、状態2から状態4を介して状態1へと変化する。

【0102】電流パルス30：電流パルス30は、第4の電流パルスと第3の電流パルスとを組み合わせた電流パルスである。状態2または状態3を状態1に変化させる場合に、電流パルス30が用いられる。電流パルス30は、電流パルス28および電流パルス29の代わりに用いることができる。電流パルス30を第1の記録層3および第2の記録層5に印加することによって、第1の記録層3および第2の記録層5は、ともに温度上昇し、 $t_{s1} \leq t$ なる時間 t の間、 $T_{s2} \leq T$ なる温度 T になり、次いで両方の記録層の低い方の融点以上の温度 T になる。電流パルス30は、振幅 I_{s2} 、パルス幅 t_{s2} に次いで、振幅 I_{s1} 、パルス幅 t_{s1} となるように設定された。

【0103】このように、 $T_{s2} \leq T$ なる温度 T および $t_{s1} \leq t$ なる時間 t 、次いで第1の記録層3および第2の記録層5の融点のうち低い方の融点以上の温度に相当する電流パルス30を第1の記録層3および第2の記録層5に印加することによって、第1の記録層3および第2の記録層5の各々が結晶相または非晶質相のいずれの相状態であっても、第1の記録層3および第2の記録層5をともに結晶相に相変化させ、次いで両方の記録層の結晶相を非晶質相に相変化させることができる。すなわち、メモリ11の状態は、状態2または状態3を状態4を介して状態1へと変化する。

【0104】電流パルス31：電流パルス31は、第2の電流パルス22と電流パルス27（第3の電流パルス23と第2の電流パルス22との組み合わせ）とを組み

合わせた電流パルスである。状態2を状態3に変化させる場合に、電流パルス31が用いられる。電流パルス31を第1の記録層3および第2の記録層5に印加することによって、第1の記録層3および第2の記録層5は、ともに温度上昇し、 $t_{s1} \leq t < t_{s2}$ なる時間 t の間、 $T_{s2} \leq T$ なる温度 T になり、次いで $t_{s2} \leq t < t_{s1}$ なる時間 t の間、両方の記録層の低い方の融点以上の温度 T になり、その後急冷されて、 $T_{s2} \leq T$ なる温度 T になる。電流パルス31は振幅 I_{s2} 、パルス幅 t_{s2} 、次いで振幅 I_{s1} 、振幅 I_{s2} 全体で t_{s2} となるように設定された。

【0105】このように、 $T_{s2} \leq T$ なる温度 T および $t_{s1} \leq t < t_{s2}$ なる時間 t 、次いで $t_{s2} \leq t < t_{s1}$ なる時間 t の間、両方の記録層の低い方の融点以上の温度 T その後 $T_{s2} \leq T$ なる温度 T に相当する電流パルス31を第1の記録層3および第2の記録層5に印加することによって、第1の記録層3を結晶相に維持し、第2の記録層5を非晶質相から結晶相に相変化させ、次いで第1の記録層3および第2の記録層5を結晶相から非晶質相に相変化させる。その後第1の記録層3を非晶質相に維持し、第2の記録層5を非晶質相から結晶相に相変化させることができる。すなわち、メモリ11の状態は、状態2から状態4次いで状態1を介して状態3へと変化する。

【0106】電流パルス32：電流パルス32は、第1の電流パルス21と第5の電流パルス25とを組み合わせた電流パルスである。状態3を状態2に変化させる場合に、電流パルス32が用いられる。電流パルス32を第1の記録層3および第2の記録層5に印加することによって、第1の記録層3および第2の記録層5は、ともに温度上昇し、 $t_{s1} \leq t$ なる時間 t の間、 $T_{s2} \leq T < T_{s1}$ なる温度 T になり、次いで T_{s2} なる温度 T になる。電流パルス32は、振幅 I_{s1} 、パルス幅 t_{s1} 、次いで振幅 I_{s2} （実施の形態1では $I_{s2} = 30 \text{ mA}$ ）、パルス幅 t_{s2} （実施の形態1では $t_{s2} = 50 \text{ ns}$ ）となるように設定された。

【0107】このように、 $T_{s1} \leq T < T_{s2}$ なる温度 T および $t_{s1} \leq t$ なる時間 t 、次いで T_{s2} なる温度 T に相当する電流パルス32を第1の記録層3および第2の記録層5に印加することによって、第1の記録層3を非晶質相から結晶相に相変化させ、第2の記録層5を結晶相に維持し、次いで第1の記録層3を結晶相に維持し、第2の記録層5を結晶相から非晶質相に相変化させることができる。すなわち、メモリ11の状態は、状態3から状態4を介して状態2へと変化する。

【0108】電流パルス33：電流パルス33は、第1の電流パルス21と電流パルス26（第3の電流パルス23と第1の電流パルス21との組み合わせ）とを組み合わせた電流パルスである。状態3を状態2に変化させる場合、電流パルス33が、電流パルス32の代わりに

10

20

30

40

50

用いられ得る。電流パルス33を第1の記録層3および第2の記録層5に印加することによって、第1の記録層3および第2の記録層5は、ともに温度上昇し、 $t_{s1} \leq t$ なる時間 t の間、 $T_{s1} \leq T < T_{s2}$ なる温度 T になり、次いで $t_{s1} \leq t$ なる時間 t の間に、両方の記録層の低い方の融点以上の温度 T になり熔融され、その後急冷されて、 $T_{s1} \leq T < T_{s2}$ なる温度 T になる。電流パルス33は、振幅 I_{s1} 、パルス幅 t_{s1} 、次いで振幅 I_{s1} 、振幅 I_{s1} 全体で t_{s1} となるように設定された。

【0109】このように、 $T_{s1} \leq T < T_{s2}$ なる温度 T および $t_{s1} \leq t$ なる時間 t 、その後両方の記録層の低い方の融点以上、次いで $T_{s1} \leq T < T_{s2}$ なる温度 T を全体で $t_{s1} \leq t$ なる時間 t に相当する電流パルス33を第1の記録層3および第2の記録層5に印加することによって、第1の記録層3を非晶質相から結晶相に相変化させ、第2の記録層5を結晶相に維持し、次いで第1の記録層3および第2の記録層5を結晶相から非晶質相に相変化させる。その後第1の記録層3を非晶質相から結晶相に相変化させ、第2の記録層5を非晶質相に維持することができる。すなわち、メモリ11の状態は、状態3から状態4次いで状態1を介して状態2へと変化する。

【0110】電流パルス28～33では、メモリ11は、一旦状態4を介して所望の状態へ変化している。これは、第1の記録層3または第2の記録層5のいずれか一方が非晶質相（高抵抗状態）である場合、印加された電流パルスの電気エネルギーの大部分が、非晶質相である記録層で消費されるので、他方の結晶相（低抵抗状態）のみを非晶質相に相変化させるために必要な電気エネルギーを結晶相である記録層に印加できないためである。従って、一旦両方の記録層を結晶相に相変化させ、次いでその両方の記録層を非晶質相に相変化させるように、電流パルス28～33は設定されている。

【0111】本発明による書き込み／読み出し装置12によれば、3つの電流パルスおよび3つの電流パルスの組み合わせを用いることで、第1の記録層3および第2の記録層5の相状態を結晶相と非晶質相との間で制御し、第1の記録層3および第2の記録層5の任意の相状態から所望の相状態へ相変化させることができる。

【0112】次にメモリ11に書き込まれた情報を読み出す方法を説明する。メモリ11に書き込まれた情報を読み出す際には、図1に示すスイッチ10が閉じられ、書き込み／読み出し装置12が印加部13を介してメモリ11に接続される。抵抗測定部8は、第1の記録層3および第2の記録層5に電流パルス1₁を印加し、その際に下部電極2（図1）と上部電極6（図1）との間に発生する電位差に基づいて、第1の記録層3および第2の記録層5の抵抗値（第1の記録層3の抵抗値と第2の記録層5の抵抗値との和）を検出する。電流パルス1₁は、抵抗測定部8が発生する代わりに、パルス発生部7が発生してもよい。この場合には、スイッチ9が閉じら

れる。電流パルス1₁は、第1の記録層3および第2の記録層5の相変化が生じない大きさの振幅およびパルス幅を有する。電流パルス1₁は、好ましくは、 I_1 (mA) ≤ 0.02 である。

【0113】図4は、本発明による、書き込み／読み出し装置を用いたメモリ11に書き込まれた情報を読み出す方法を示すフローチャートである。以下、図4を参照しながら、メモリ11に書き込まれた情報を読み出す方法を各工程ごとに説明する。

【0114】工程401：第1の記録層3および第2の記録層5に電流パルス1₁を印加部13を介して印加する。

【0115】工程402：抵抗測定部8が第1の記録層3および第2の記録層5の抵抗の和を測定する。

【0116】工程403：判定部16が、測定された抵抗の和が、状態1～4のいずれの状態の第1の記録層3および第2の記録層5の抵抗の和に一致するかを判定する。これにより、メモリ11に書き込まれた情報が読み出される。

【0117】図2と図4を参照して説明した例では、書き込み／読み出し装置12が、書き込みと読み出しの機能を兼ね備えるものとして説明した。しかしながら、書き込み／読み出し装置12は、書き込み（および消去）と読み出しとのいずれかのみを行うように構成されていてもよい。書き込み／読み出し装置12が、書き込み（および消去）のみを行う場合には、抵抗測定器8および判定部16は省略され得る。この場合には、書き込み／読み出し装置12は、メモリ11への情報の書き込み（および消去）装置として機能する。書き込み／読み出し装置12が、読み出しのみを行う場合には、パルス発生部7は省略してもよい。また、書き込み／読み出し装置12が、書き込み（および消去）と読み出しの機能を切り換えるためのスイッチ9、10は、手動で切り換えられてもよいし、書き込み／読み出し装置12の外部から与えられるコマンドに基づいて、スイッチ9、10を制御する制御部が設けられていてもよい。

【0118】図1に示される例では、1つのメモリ11のみが用いられていた。しかし、複数のメモリ11をマトリクス状に配置した構成を採用してもよい。

【0119】図5は、本発明のメモリをマトリクス状に配置した記憶装置と記憶装置に接続された外部回路の構成を示す。図1に示す構成要素と同一の構成要素には同一の参照符号を付し、これらについての詳細な説明は省略する。

【0120】外部回路54は、パルス発生部7と、抵抗測定部8、スイッチ9および10と、判定部16と、制御部51とを含む。記憶装置58は、ロウデコーダおよびカラムデコーダを含む印加部13と、ビット線52と、ワード線53と、複数のメモリ11から構成されるメモリアレイ55とを含む。

【0121】制御部51は、書き込み動作または読み出し動作のいずれの動作を行うかを示すコマンド等の制御情報をライン56を介してそれぞれパルス発生部7および抵抗測定部8に送る。パルス発生部7および抵抗測定部8のそれぞれは、受け取った制御情報に応じて、スイッチ9およびスイッチ10の開閉を行い、書き込み動作または読み出し動作を行う。制御部51はまた、メモリアレイ55のうちどのメモリ11に電流パルスを印加するかを示すアドレス情報をライン57を介して印加部13に送る。

【0122】印加部13のロウデコーダおよびカラムデコーダはそれぞれ、受け取ったアドレス情報によって指定されるメモリ11のワード線53およびビット線52を指定する。次いで、指定されたメモリ11に電流パルスが印加されて、書き込み動作または読み出し動作が行われる。

【0123】図5に示すように図1のメモリ11をマトリクス状に配置することによって、記憶装置の記憶容量を増大させることができる。

【0124】(実施の形態2) 実施の形態1では、メモリ11を構成する記録層が2層の場合を説明した。しかし、メモリ11を構成する記録層の数は、2に限定されない。実施の形態2では、メモリを構成する記録層がN層($N > 2$ 、Nは自然数)の場合を説明する。

【0125】図6は、N個の記録層62から構成されるメモリ60を示す。図1に示す構成要素と同一の構成要素には同一の参照符号を付し、これらについての詳細な説明は省略する。メモリ60は、基板1と、下部電極2と、第1〜第N-1の中間層61と、N個の記録層62と、上部電極6を含む。

【0126】第1〜第N-1の中間層61は、図1の中間層4と同様に、N個の記録層62間で各記録層を構成する原子が拡散することを防ぐために設けられる。第1〜第N-1の中間層61は好ましくは導電性であり、Al、Au、Ag、Cu、Pt、Ti、W等の単体金属材料、およびこれらの組み合わせ(合金材料)が挙げられるが、これらに限定されない。

【0127】なお、下部電極2および/または上部電極6に代えて、N個の記録層62に電流パルスを印加することが可能な任意の構成が採用され得る。例えば、基板1が導電性である場合には、下部電極2は省略され得る。第1〜第N-1の中間層61は、N個の記録層62の材質が、それらの間で互いに原子が拡散しないような材質である場合には、省略してもよい。

【0128】N個の記録層62は、それぞれ電流パルスなどの電気エネルギーの印加による温度上昇に起因して結晶相と非晶質相との間で可逆的な相変化を起こす材料から構成される。N個の記録層62の材料は、以下の条件1〜条件3を満たすように選択される。

【0129】条件1：N個の記録層62のうち第m(1

$\leq m \leq N$)の記録層の結晶化温度 $T_{c,m}$ は、関係 $T_{c,1} < T_{c,2} < \dots < T_{c,m-1} < T_{c,m} < T_{c,m+1} < \dots < T_{c,N}$ を満たす。

【0130】条件2：N個の記録層62のうち第mの記録層の結晶化時間 $t_{c,m}$ は、関係 $t_{c,1} > t_{c,2} > \dots > t_{c,m-1} > t_{c,m} > t_{c,m+1} > \dots > t_{c,N}$ を満たす。

【0131】条件3：N個の記録層の各記録層が非晶質相の場合の抵抗値、およびN個の記録層の各記録層が結晶相の場合の抵抗値がすべて異なり、N個の記録層の抵抗の和は、 2^N 個の異なる値をとる。

10 【0132】条件1と条件2とが満たされることによって、N個の記録層62のそれぞれの相状態を所望の状態(非晶質相または結晶相)に設定することが可能になる。さらに、条件3が満たされることによって、N個の記録層62のそれぞれの相状態の組み合わせである 2^N 個の状態を区別して検出することができる。 2^N 個の状態に対応する 2^N 値(すなわちNビット)の情報を担持することができる。各記録層を結晶相と非晶質相との間でのみ制御すればよいので、1つの記録層の相状態を段階的に制御することに比べて制御が容易である。

20 【0133】このように構成されたメモリ60は、図1に示すメモリ11の代わりに用いられる。図1に示す書き込み/読み出し装置12をメモリ60への情報の書き込みおよびメモリ60に書き込まれた情報の読み出しに用いる。

【0134】N個の記録層62のそれぞれが、非晶質相または結晶相のいずれかの状態をとることによって、メモリ60は 2^N 個の状態のいずれかをとり、状態1は、N個の記録層62すべてが非晶質相である状態とする。状態2は、N個の記録層62すべてが結晶相である状態とする。状態1から任意の状態へ変化させる動作を書き込みと呼ぶ。一方、状態1を除く任意の状態から状態1へ変化させる動作を消去と呼ぶ。N個の記録層62の相状態を所望の相状態に変化させることによって、メモリ60に情報が書き込まれるおよび/またはメモリ60に書き込まれた情報が消去される。

30 【0135】次に、メモリ60に情報を書き込むまたはメモリ60に書き込まれた情報を消去する方法を説明する。

【0136】メモリ60への情報の書き込みおよび消去を行う場合、スイッチ9が閉じられ、スイッチ10が開かれる。パルス発生部7は、N個の記録層62の相状態を所望の相状態に変化させるために必要な振幅とパルス幅とを有する電流パルスを発生する。電流パルスは、印加部13を介してN個の記録層62に印加される。

【0137】図7は、N個の記録層62の相状態を変化させるための種々の電流パルスの波形を示す。

【0138】電流パルス(結晶化電流パルス)70：結晶化電流パルス70は、第mの記録層のみを非晶質相から結晶相に相変化させる場合に、N個の記録層62に印加される電流パルスである。 $1 \leq m \leq N$ なるmのそれぞ

れについて、結晶化電流パルスが存在する。結晶化電流パルス70をN個の記録層62に印加することによって、N個の記録層62すべてが温度上昇し、 $t_{x,n} \leq t_x < t_{x,(n-1)}$ なる時間 t_x の間、 $T_{x,n} \leq T_x < T_{x,(n-1)}$ なる温度 T_x になる。振幅 $I_{x,n}$ およびパルス幅 $t_{x,n}$ を有する結晶化電流パルス70をN個の記録層62に印加することによって、第mの記録層のみが、第mの記録層の結晶化温度 $T_{x,n}$ および結晶化時間 $t_{x,n}$ を達成し、非晶質相から結晶相に相変化する。

【0139】このように、 $T_{x,n} \leq T_x < T_{x,(n-1)}$ なる温度 T_x および $t_{x,n} \leq t_x < t_{x,(n-1)}$ なる時間 t_x に相当する結晶化電流パルス70を印加部13を介してN個の記録層62に印加することによって、第mの記録層のみを非晶質相から結晶相に相変変化させ、第mの記録層を除く記録層の相状態を維持することができる。なお、上述した関係 $t_{x,n} \leq t_x < t_{x,(n-1)}$ は、 $m=1$ の場合には、関係 $t_{x,1} \leq t_x$ と読みかえられる。また、 $m=N$ の場合には、関係 $T_{x,n} \leq T_x < T_{x,(n-1)}$ は、 $T_{x,n} \leq T_x$ と読みかえられる。

【0140】電流パルス（非晶質化電流パルス）71：非晶質化電流パルス71は、メモリ60の状態を状態2*から状態1に変化させる場合、N個の記録層62に印加される電流パルスである。非晶質化電流パルス71をN個の記録層62に印加することによって、N個の記録層62のすべてが、温度上昇し、N個の記録層62の融点のうちもっとも高い融点以上の温度になる。振幅 $I_{x,n}$ およびパルス幅 $t_{x,n}$ を有する非晶質化電流パルス71をN個の記録層62に印加することによって、N個の記録層62のすべてが融点 $T_{x,n}$ を達成し溶融される。その後急冷されて、結晶相から非晶質相に相変化する。

【0141】このように、N個の記録層の融点のうちもっとも高い融点以上の温度に相当する非晶質化電流パルス71を印加部13を介してN個の記録層62に印加することによって、N個の記録層62のすべてを結晶相から非晶質相に相変変化させることができる。

【0142】N個の記録層62のうち非晶質相である記録層のそれぞれについての結晶化電流パルス70をメモリ60に順次印加することにより、任意の状態にあるメモリ60を状態2*に変化させることができる。また、状態2*にあるメモリ60に非晶質化電流パルス71を印加することにより、メモリ60を状態1に変化させることができる。さらに、状態1にあるメモリ60に、結晶相に相変変化させることが所望されるN個の記録層62のうちの1つ以上の記録層についての結晶化電流パルス70を順次印加することにより、メモリ60を状態1から任意の状態に変化させることができる。このように、結晶化電流パルス70および／または非晶質化電流パルス71を単独または組み合わせて用いることにより、2*個の状態のうち任意の状態にあるメモリ60を任意の別の状態へ変化させることができる。

【0143】電流パルス72：電流パルス72は、N個の記録層62のうち第mの記録層から第 $(m+n-1)$ の記録層を非晶質相から結晶相に相変変化させる場合に、N個の記録層62に印加部13を介して印加される電流パルスである。電流パルス72をN個の記録層62に印加することによって、N個の記録層62のすべてが、温度上昇し、 $t_{x,n} \leq t_x < t_{x,(n-1)}$ なる時間 t_x の間、 $T_{x,(n-1)} \leq T_x < T_{x,(n,n)}$ なる温度 T_x になる。振幅 $I_{x,(n-1)}$ およびパルス幅 $t_{x,n}$ を有する電流パルス72をN個の記録層62に印加することによって、第m〜第 $(m+n-1)$ の記録層が結晶化温度 $T_{x,(n-1)}$ および結晶化時間 $t_{x,n}$ を達成し、非晶質相から結晶相に相変化する。

【0144】このように、 $T_{x,(n-1)} \leq T_x < T_{x,(n,n)}$ なる温度 T_x および $t_{x,n} \leq t_x < t_{x,(n-1)}$ なる時間 t_x に相当する電流パルス72を印加部13を介してN個の記録層62に印加することによって、N個の記録層62のうち第m〜第 $(m+n-1)$ の記録層を非晶質相から結晶相に相変変化させることができる。

【0145】電流パルス72は必須の電流パルスではない。なぜなら、結晶化電流パルス70をメモリ60に順次印加することによっても、第m〜第 $(m+n-1)$ の記録層を非晶質相から結晶相に相変変化させることができるからである。しかし、結晶化電流パルス70をメモリ60に順次印加することと比較して、電流パルス72をメモリ60に印加することは、第m〜第 $(m+n-1)$ の記録層をより短時間で非晶質相から結晶相に相変変化させることができるという利点を有する。

【0146】電流パルス73：電流パルス73は、状態1を状態2*に変化させる場合、印加部13を介してN個の記録層62に印加される電流パルスである。電流パルス73をN個の記録層62に印加することによって、N個の記録層62のすべてが、温度上昇し、 $t_{x,1} \leq t_x$ なる時間 t_x の間、 $T_{x,n} \leq T_x$ なる温度 T_x になる。振幅 $I_{x,n}$ およびパルス幅 $t_{x,1}$ を有する電流パルス73をN個の記録層62に印加することによって、N個の記録層62のすべてが結晶化温度 $T_{x,n}$ および結晶化時間 $t_{x,1}$ を達成し、非晶質相から結晶相に相変化する。

【0147】このように、 $T_{x,n} \leq T_x$ なる温度 T_x および $t_{x,1} \leq t_x$ なる時間 t_x に相当する電流パルス73をN個の記録層62に印加することによって、N個の記録層62すべてを非晶質相から結晶相に相変変化させることができる。

【0148】電流パルス73は必須の電流パルスではない。なぜなら、結晶化電流パルス70をメモリ60に順次印加することによっても、N個の記録層62のすべてを非晶質相から結晶相に相変変化させることができるからである。しかし、結晶化電流パルス70をメモリ60に順次印加することと比較して、電流パルス73をメモリ60に印加することは、状態1を状態2*により短時間

で変化させることができるという利点を有する。

【0149】電流パルス74：電流パルス74は、電流パルス73と非晶質化電流パルス71とを組み合わせた電流パルスである。このような電流パルス74は、N個の記録層62のうち少なくとも1つの記録層が非晶質相であり、メモリ60を状態1に変化させる場合に、印加部13を介してN個の記録層62に印加される電流パルスである。電流パルス74をN個の記録層62に印加することによって、N個の記録層62のすべてが、温度上昇し、 $t_{s1} \leq t_s$ なる時間 t_s の間、 $T_s \geq T_{s1}$ なる温度 T_s になり、次いでN個の記録層62のうち最も融点の高い温度になる。振幅 I_{s1} およびパルス幅 t_{s1} 、次いで振幅 I_{s2} およびパルス幅 t_{s2} を有する電流パルス74をN個の記録層62に印加することによって、N個の記録層62のすべてが結晶化温度 T_{c1} および結晶化時間 t_{c1} を達成し、非晶質相から結晶相に相変化する。次いで、N個の記録層62のすべてが、N個の記録層62の各融点のうち最も高い融点以上に達し溶解し、急冷されて結晶相から非晶質相に相変化する。

【0150】電流パルス74は必須の電流パルスではない。なぜなら、結晶化電流パルス70をメモリ60に順次印加して、N個の記録層62を状態2に変化させ、次いで非晶質化電流パルス71をメモリ60に印加することによっても、状態2から状態1に変化することができるからである。しかし、結晶化電流パルス70をメモリ60に順次印加し、非晶質化電流パルス71を印加することに比較して、電流パルス74をメモリ60に印加することは、状態2を除く任意の状態から状態1により短時間で変化させることができるという利点を有する。

【0151】電流パルス75：電流パルス75は、N個の記録層62のうち少なくとも1つの記録層のそれぞれが温度 T_c 以下の融点を有し、N個の記録層のうちの少なくとも1つの記録層を除く記録層のそれぞれが温度 T_c よりも高い融点を有し、少なくとも1つの記録層のそれぞれを結晶相から非晶質相に相変変化させ、少なくとも1つの記録層のそれぞれを除く記録層を結晶相に維持する場合に、N個の記録層62に印加される電流パルスである。電流パルス75をN個の記録層62に印加することによって、N個の記録層62すべてが、温度上昇し、少なくとも1つの記録層のそれぞれが温度 T_c となる。振幅 I_c およびパルス幅 t_c を有する電流パルス75をN個の記録層62に印加することによって、温度 T_c 以下の融点を有する少なくとも1つの記録層のそれぞれのみが温度 T_c を達成し、結晶相から非晶質相に相変化する。

【0152】温度 T_c は、N個の記録層62の融点のうち最も低い融点以上かつN個の記録層62のうち最も高い融点未満となるように任意に選択され得る。このように温度 T_c を選択することにより、N個の記録層62を

温度 T_c 以下の融点を有する少なくとも1つの記録層からなる低融点側のグループと、温度 T_c より高い融点を有する少なくとも1つの記録層からなる高融点側のグループとに分けることができる。温度 T_c に相当する電流パルス75をN個の記録層62に印加することによって、低融点側のグループに含まれる記録層のそれぞれを結晶相から非晶質相に相変変化させることができる。

【0153】電流パルス75は、N個の記録層62の融点異なる場合に有用であるが、必須の電流パルスではない。なぜなら電流パルス75の代わりに、非晶質化電流パルス71および結晶化電流パルス70をメモリ60に順次印加することによっても、N個の記録層62のうち所望の記録層のみを結晶相に相変変化させることができるからである。しかし、非晶質化電流パルス71および結晶化電流パルス70をメモリ60に印加することと比較して、電流パルス75をメモリ60に印加することは、メモリ60をより短時間でN個の記録層62のうち所望の記録層のみを結晶相に相変変化させることができるという利点を有する。

【0154】N個の記録層62の現在の相状態が既知である場合には、上記の結晶化電流パルス70と非晶質化電流パルス71とを組み合わせることによって、N個の記録層62を所望の相状態に相変変化させることができる。現在の相状態（初期状態）は、図8を参照して説明される読み出し方法を用いて知ることができる。なお、 $m=1 \sim N$ のそれぞれについての結晶化電流パルス70をメモリ60に順次印加することによって（あるいは、電流パルス73をメモリ60に印加することによって）、メモリ60の状態は、任意の状態から状態2に変化する。このようにして得られた状態2を初期状態として用いて、N個の記録層62の相状態を所望の相状態に相変変化させてもよい。これによって、読み出し手順が省略される。初期状態として使用することができる状態は、状態2に限定されない。

【0155】次にメモリ60に書き込まれた情報を読み出す方法を説明する。読み出し方法は、実施の形態1において図4を参照して説明された読み出し方法と同様である。メモリ60に書き込まれた情報を読み出す際には、図1に示すスイッチ10が閉じられ、書き込み／読み出し装置12が印加部13を介してメモリ60に接続される。抵抗測定部8は、N個の記録層62に電流パルス I_1 を印加し、その際に下部電極2（図1）と上部電極6（図1）との間に発生する電位差に基づいて、N個の記録層62の抵抗値（N個の記録層62のそれぞれの抵抗値の和）を検出する。電流パルス I_1 は、N個の記録層62が相変変化しない大きさの振幅およびパルス幅を有する。

【0156】図8は、本発明による、書き込み／読み出し装置12を用いたメモリ60に書き込まれた情報を読み出す方法を示すフローチャートである。以下、図8を

参照しながら、メモリ 60 に書き込まれた情報を読み出す方法を各工程について説明する。

【0157】工程 801：N 個の記録層 62 に電流パルス 1 を印加部 13 を介して印加する。

【0158】工程 802：抵抗測定部 8 が N 個の記録層 62 の抵抗の和を測定する。

【0159】工程 803：判定部 16 が、測定された抵抗の和が、状態 1～2^N のいずれの状態の N 個の記録層 62 の抵抗の和に一致するかを判定する。これにより、メモリ 60 に書き込まれた情報が読み出される。

【0160】なお、図 6 のメモリ 60 を図 5 に示されるようにマトリクス状に配置し、記憶装置の記憶容量を増大させることもまた可能である。

【0161】図 6 のメモリ 60 は、N 個の記録層 62 が、第 1～第 N の記録層の順で堆積されていた。しかしながら、第 1～第 N の記録層は、任意の順番（例えば、ランダムな順番）で堆積されてもよい。

【0162】

【発明の効果】本発明のメモリは、電流パルスの印加による温度上昇に起因して結晶相と非晶質相との間で可逆的な相変化を起こすことにより情報を記録する第 1 の記録層と、電流パルスの印加による温度上昇に起因して結晶相と非晶質相との間で可逆的な相変化を起こすことにより情報を記録する第 2 の記録層とを備える。第 1 の記録層の結晶化温度 T_{c1} と第 2 の記録層の結晶化温度 T_{c2} との関係が、 $T_{c1} < T_{c2}$ であり、第 1 の記録層の結晶化時間 t_{c1} と第 2 の記録層の結晶化時間 t_{c2} との関係が、 $t_{c1} > t_{c2}$ を満たすので、第 1 の記録層の相状態と第 2 の記録層の相状態とをそれぞれ所望の状態（非晶質相または結晶相）に設定することが可能になる。さらに、第 1 の記録層が非晶質相の場合の抵抗値を R_{a1} 、第 1 の記録層が結晶相の場合の抵抗値を R_{c1} 、第 2 の記録層が非晶質相の場合の抵抗値を R_{a2} 、第 2 の記録層が結晶相の場合の抵抗値を R_{c2} とすると、 $R_{a1} + R_{a2}$ 、 $R_{a1} + R_{c2}$ 、 $R_{c1} + R_{a2}$ 、 $R_{c1} + R_{c2}$ が互いに異なるので、第 1 の記録層の相状態と第 2 の記録層の相状態との組み合わせである 4 つの状態を区別して検出することができ *

＊る。第 1 の記録層および第 2 の記録層の相状態を結晶相と非晶質相との間で制御するだけなので、制御が容易である。なお、このようなメモリは、2 つの記録層の限定されず、2 つより多くの記録層を用いた場合にも同様の効果が得られる。

【図面の簡単な説明】

【図 1】本発明によるメモリに接続された書き込み／読み出し装置の構成を示す図

【図 2】第 1 の記録層および第 2 の記録層の相状態に関する状態遷移図

【図 3】2 つの記録層の相状態を変化させるための種々の電流パルスの波形を示す図

【図 4】本発明による、書き込み／読み出し装置を用いたメモリに書き込まれた情報を読み出す方法を示すフローチャート

【図 5】本発明のメモリをマトリクス状に配置した記憶装置と記憶装置に接続された外部回路の構成を示す図

【図 6】N 個の記録層から構成されるメモリを示す図

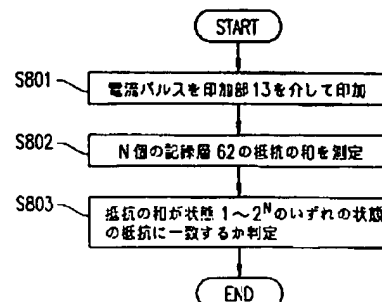
【図 7】N 個の記録層の相状態を変化させるための種々の電流パルスの波形を示す図

【図 8】本発明による、書き込み／読み出し装置を用いたメモリに書き込まれた情報を読み出す方法を示すフローチャート

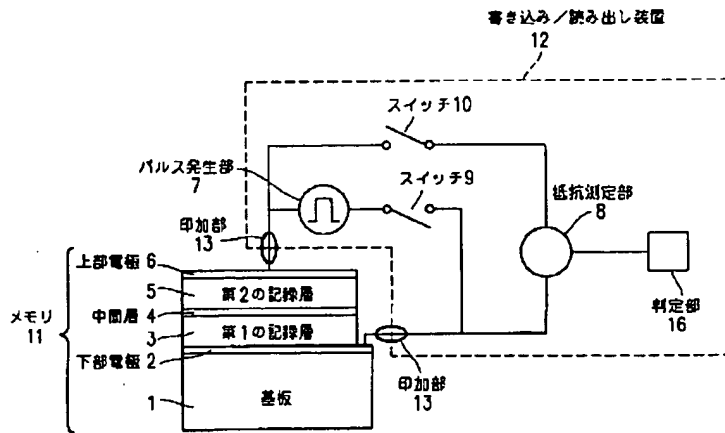
【符号の説明】

- 1 基板
- 2 下部電極
- 3 第 1 の記録層
- 4 中間層
- 5 第 2 の記録層
- 6 上部電極
- 7 パルス発生部
- 8 抵抗測定部
- 9、10 スイッチ
- 11 メモリ
- 12 書き込み／読み出し装置
- 13 印加部
- 16 判定部

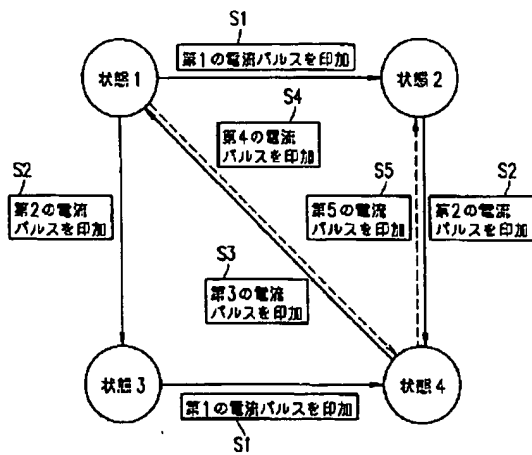
【図 8】



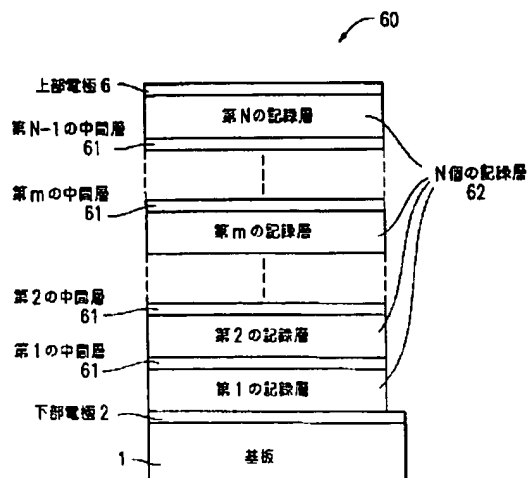
【図1】



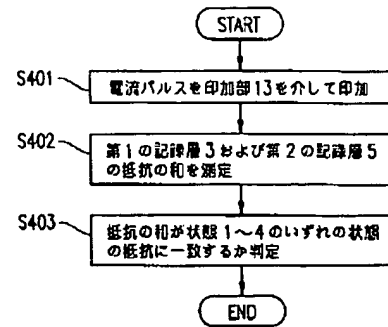
【図2】



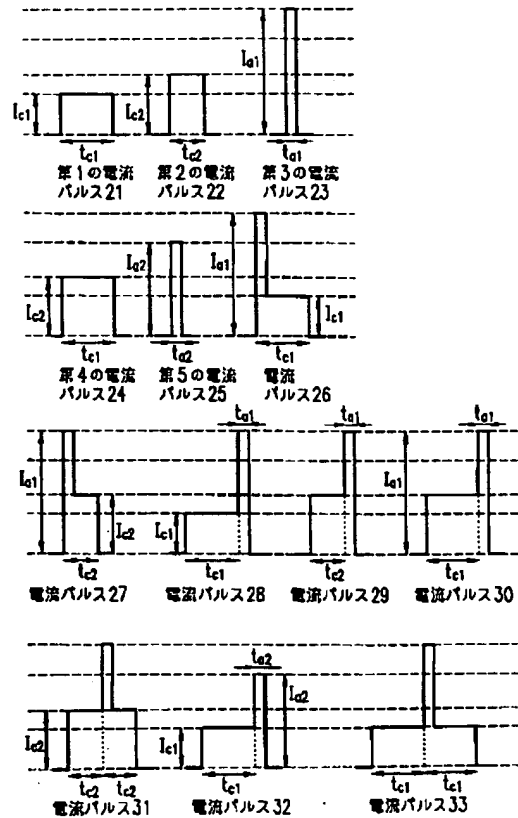
【図6】



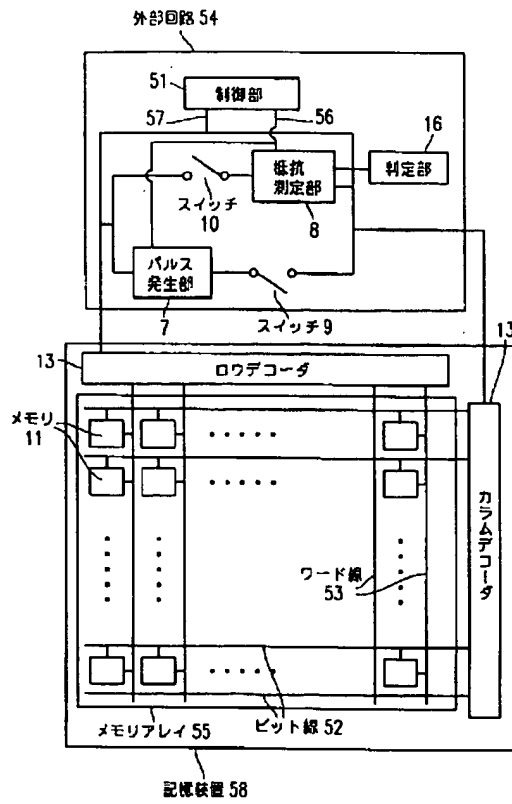
【図4】



【図3】



【図5】



【圖 7】

